

ГЛАВА 10

ПРОЕКТИРОВАНИЕ АППАРАТНОЙ ЧАСТИ

- Низковольтные интерфейсы
- Заземление в системах со смешанными сигналами
- Методы цифровой изоляции
- Понижение шума и фильтрация напряжения источника питания
- Работа с высокоскоростной логикой

а

ГЛАВА 10

МЕТОДЫ ПРОЕКТИРОВАНИЯ АППАРАТНОГО ОБЕСПЕЧЕНИЯ

Уолт Кестер

НИЗКОВОЛЬТНЫЕ ИНТЕРФЕЙСЫ

Этан Бордо, Иоханнес Хорват, Уолт Кестер

В течение последних 30 лет стандартным напряжением питания (VDD) цифровых схем оставалось напряжение 5 В. Такое значение напряжения использовалось для обеспечения нормального режима работы биполярного транзистора. Однако в конце 80-х стандартной технологией при проектировании ИС стала технология КМОП. Для микросхем КМОП не является обязательным использование того же напряжения, что и для микросхем, выполненных по технологии ТТЛ, но для обеспечения совместимости со старыми системами промышленность адаптировала уровни логических сигналов к уровням сигналов ТТЛ. (Приложение 1).

Нынешняя революция в снижении напряжения питания микросхем происходит по причине роста требований к скорости и компактности интегральных микросхем при минимальной стоимости. Эти растущие требования привели к уменьшению размеров топологии кристалла с 2 мкм (в начале 80-х) до 0.25 мкм; такая топология используется при разработке современных микропроцессоров и ИС. Благодаря тому, что эти размеры стали значительно меньше, напряжение, необходимое для оптимальной работы устройства, также упало ниже уровня в 5 В. Это видно на примере микропроцессоров для компьютеров, где оптимальное значение напряжения для питания ядра процессора определяется с помощью выводов идентификации напряжения питания (VID pins) и может снижаться вплоть до уровня 1.3 В.

Большой интерес к низковольтным DSP отчетливо наблюдается в смещении процента продаж между 5 В и 3,3 В микросхемами. Объем продаж 3.3-вольтовых DSP вырос более чем вдвое по сравнению с остальными DSP (30% для всех DSP, 70% – устройства с напряжением питания 3.3 В). Этот процесс будет продолжаться, так как огромный и постоянно растущий рынок портативных устройств потребляет цифровые сигнальные процессоры, которые обладают всеми чертами низковольтных цифровых процессоров.

С одной стороны, низковольтные ИС работают при малой потребляемой мощности, имеют меньшие размеры и более высокие скорости. С другой стороны, низковольтные ИС часто должны работать совместно с ИС, которым необходимо большее напряжение питания VDD, из-за чего возникают проблемы совместимости. Хотя низкое рабочее напряжение означает уменьшение размаха сигнала, и следовательно, шум переключения становится меньше, но для микросхем с низким напряжением питания уменьшается допустимый для нормальной работы устройства уровень шума (запас помехоустойчивости).

Популярность устройств с напряжением питания 2.5 В может быть отчасти объяснена их способностью работать от двух щелочных элементов типа AA. На рис. 10.2 показаны характеристики щелочного элемента при различной величине нагрузки. (Приложение 2). Обратите внимание, что при токе нагрузки 15 мА напряжение остается на уровне выше 1.25 В (2.5 В для двух последовательно соединенных элементов) в течение приблизительно 100 часов. Поэтому ИС, которые могут успешно работать при низком потребляемом токе и напряжении питания 2.5 В±10% (2.25 В–2.75 В), особенно полезны

а

для портативной аппаратуры. Цифровые процессоры, обладающие низким соотношением мА/MIPS (потребляемый ток/производительность) и имеющие периферию, интегрированную на одном чипе, как например, ADSP-218x L или M-серии, также рекомендованы для применения в портативных устройствах.

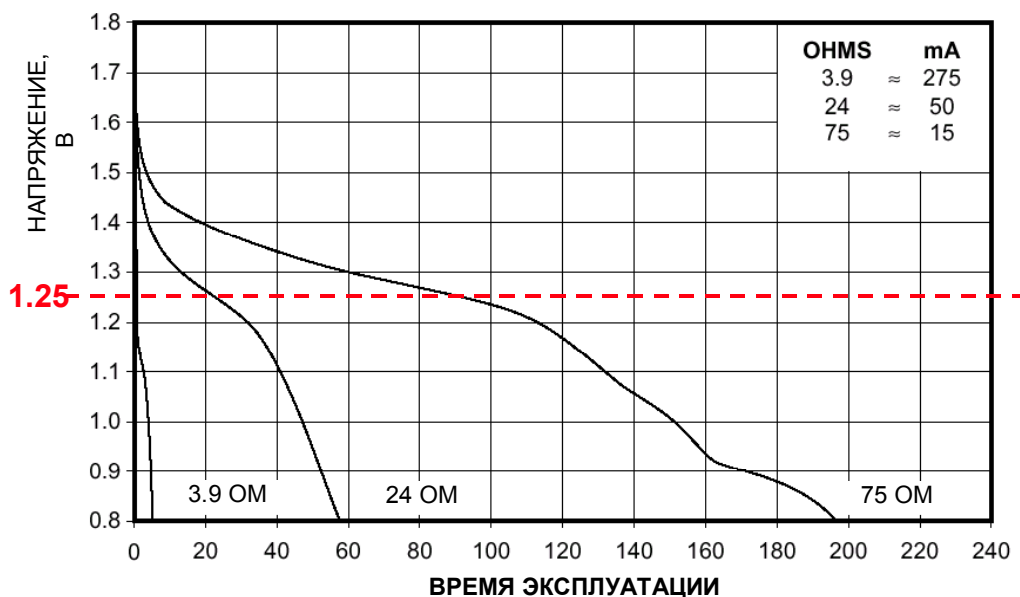
НИЗКОВОЛЬТНЫЕ ИС СО СМЕШАННЫМИ СИГНАЛАМИ

- **Малая потребляемая мощность для применения в портативных устройствах**
- **ИС с напряжением питания 2.5 В могут работать от двух щелочных элементов**
- **Высокое быстродействие КМОП-процессоров, меньшие размеры, меньшее напряжение пробоя**
- **Несколько напряжений питания в системе: +5 В, +3.3 В, +2.5 В, напряжение питания ядра процессора +1.8 В, напряжение питания аналоговой части**
- **Между ИС разных стандартов требуется интерфейсы**
- **Меньшая амплитуда напряжения сигнала образует меньше шума при переключении**
- **Меньший запас помехоустойчивости**
- **Меньшее напряжение питания в аналоговых схемах приводит к уменьшению размаха сигнала и увеличивает чувствительность к шумам (но это предмет целого семинара!)**

Рис. 10.1

а

РАЗРЯДНЫЕ КРИВЫЕ ЩЕЛОЧНЫХ ЭЛЕМЕНТОВ DURACELL MN 1500 "AA"



С разрешения Duracell, Inc., Berkshire Corporate Park, Bethel, CT 06801
<http://www.duracell.com>

Рис. 10.2

ТИПИЧНАЯ СТРУКТУРА ВЫХОДНОГО КАСКАДА МИКРОСХЕМЫ КМОП

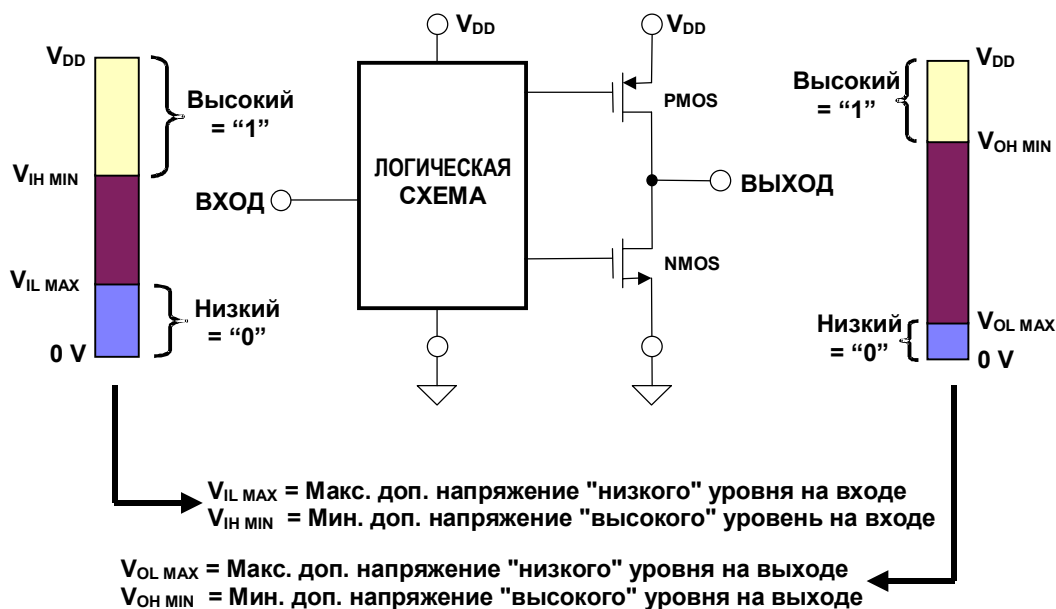


Рис. 10.3

Для того чтобы разобраться в вопросах совместимости и взаимодействия друг с другом микросхем с различными напряжениями питания V_{DD} , полезно для начала взглянуть на структуру типичной логической ячейки КМОП, которая показана на рис.10.3.

а

Обратите внимание, что выходной драйвер состоит из МОП-транзистора с каналом р-типа (PMOS) и МОП-транзистора с каналом n-типа (NMOS). Когда на выходе высокий логический уровень, транзистор PMOS подключает выход каскада к шине питания $+V_{DD}$ через своё небольшое внутреннее сопротивление (R_{ON}), транзистор NMOS в это время выключен. Когда на выходе низкий логический уровень, транзистор NMOS подключает выход к земле через своё внутреннее сопротивление, а транзистор PMOS в это время выключен. Сопротивление R_{ON} выхода имеет величину от 5 до 50 Ом в зависимости от размеров транзисторов; эти размеры также определяют величину допустимого выходного тока.

Типичная логическая ИС обладает отдельными цепями питания и земли для выходного драйвера и для остальной части схемы (включая пре-драйвер). Это делается для того, чтобы обеспечить "чистое" напряжение питания, и таким образом уменьшить влияние шума и помех по шине земли на входные и выходные сигналы. Это особенно важно, т.к. обеспечиваемая конструктивно дополнительная устойчивость и совместимость микросхем негативно влияет на характеристики драйверов входа/выхода, особенно при низких напряжениях питания.

На рис.10.3 также изображены диаграммы-"столбики", на которых показаны минимальные и максимальные требуемые уровни входного и выходного напряжения, достоверно обеспечивающие высокий или низкий логические уровни. Имейте в виду, что для ИС, выполненных по технологии КМОП, реальные уровни сигналов на выходе определяются током нагрузки и внутренним сопротивлением R_{ON} выходных транзисторов. Для небольшой нагрузки уровень выходного логического сигнала очень близок к 0 В или $+V_{DD}$. С другой стороны, логические пороги на входе определяются входной схемой ИС.

На диаграмме-"столбике", соответствующем входу, имеется три части. Нижняя часть показывает диапазон входного сигнала, который воспринимается как низкий логический уровень. В случае с ТТЛ-логикой с напряжением питания 5 В, этот диапазон будет соответствовать значению напряжения от 0 В до 0.8 В. Средняя часть показывает диапазон входного напряжения, в котором уровень сигнала не воспринимается гарантированно как низкий или высокий. Верхняя часть соответствует входному сигналу, который воспринимается как высокий логический уровень. В случае 5-вольтовой ТТЛ-логики, этот сигнал будет иметь напряжение от 2 до 5 В.

Аналогичным образом, на "столбике", соответствующем выходу, имеется три части. Нижняя часть показывает возможное напряжение низкого логического уровня на выходе. Для микросхем ТТЛ с напряжением питания 5 В это напряжение составляет от 0 В до 0.4 В. Средняя часть диаграммы показывает некорректный уровень выходного напряжения – устройство не должно выдавать сигнал такого уровня, за исключением момента перехода с одного логического уровня на другой. Верхняя часть "столбика" показывает допустимый диапазон напряжения для высокого логического уровня на выходе. Для 5-вольтовой ТТЛ- логики это напряжение находится между значениями 2.4 В и 5 В. Диаграммы не отражают 10% выбросы или провалы, которые также допустимы на входах в соответствии со стандартом.

Сводка существующих логических стандартов с использованием подобных диаграмм показана на рис. 10.4. Обратите внимание, что входные пороги обычной КМОП-логики (например, серии 4000), определяются как $0.3 \cdot V_{DD}$ и $0.7 \cdot V_{DD}$. Однако большинство изготовленных по технологии КМОП логических микросхем, которые используются сегодня, совместимы по логическим порогам с микросхемами ТТЛ и LVTTTL; эти пороги также доминируют среди стандартов для цифровых сигнальных процессоров, работающих при напряжении питания 3.3 В и 5 В. Обратите внимание, что для 5 В ТТЛ-логики и 3.3 В LVTTTL-логики пороги входного и выходного напряжения одинаковы. Разница только в верхней границе допустимого диапазона для сигнала высокого уровня.

а

СТАНДАРТЫ ЛОГИЧЕСКИХ ПОРОГОВ ДЛЯ НИЗКОВОЛЬТНЫХ ЦИФРОВЫХ ИС

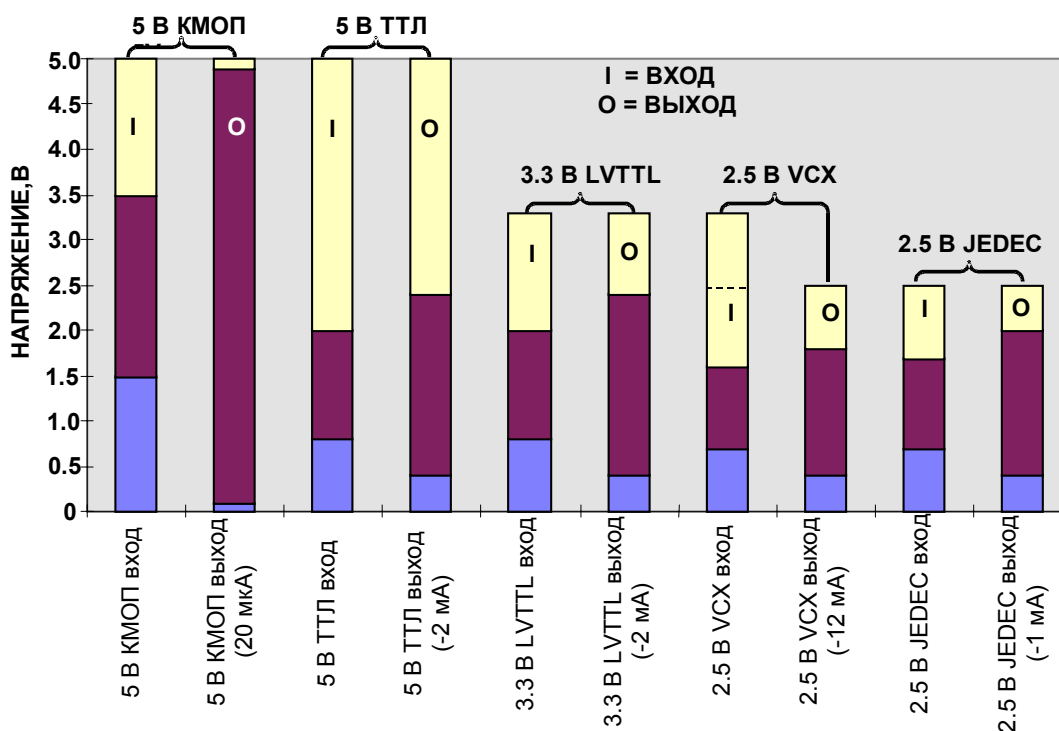


Рис. 10.4

Международное бюро стандартов JEDEC ввело стандарт для ИС, работающих при напряжении питания 2.5 В (JEDEC стандарт 8-5), который, скорее всего, будет представлять собой минимум требований для работы с $V_{DD} = 2.5$ В (Приложение 3). Однако на сегодняшний день (2000 г.) отсутствует доминирующий стандарт для ИС на 2.5 В, т.к. немного производителей выпускает микросхемы, работающие при этом напряжении питания. Существует стандарт на 2.5 В, предложенный консорциумом производителей ИС под названием Альянс Низковольтной Логике (Low Voltage Logic Alliance). Спецификация стандарта описывает характеристики ИС, работающих при напряжении от 1.8 В до 3.6 В. Стандарт для работы в данном диапазоне напряжения питания весьма полезен, т.к. он обеспечивает совместимость сегодняшних разработок с будущими. Например, микросхема 74VCX164245, представляющая собой шинный преобразователь/приемопередатчик производства Fairchild Semiconductor, спроектирована для работы при любом напряжении в пределах 1.8 – 3.6 В и имеет различные входные и выходные характеристики, зависящие от напряжения питания V_{DD} . Этот стандарт, называемый VCX, был разработан фирмами Motorola, Toshiba и Fairchild Semiconductor. В нем описаны прежде всего шинные приемопередатчики, преобразователи, буферы FIFO и другие микросхемы сопряжения. Кроме того, существует широкий диапазон других низковольтных стандартов, таких как GTL (Gunning Transceiver Logic), BTL (Backplane Transceiver Logic) и PECL (PseudoECL Logic). Однако большинство из этих стандартов созданы для применения в специализированных областях, а не в полупроводниковых системах общего назначения.

Устройства VCX могут работать в очень широком диапазоне напряжений питания (1.8 – 3.6 В). Характеристики входов и выходов в данном стандарте зависят от напряжения питания V_{DD} и от нагрузки на каждом выходе. На рис.10.4 показана диаграмма для входов и выходов устройства VCX, работающего при напряжении питания 2.5 В. Выходные напряжения устройства, приведенные на диаграмме, всегда соответствуют определенному

а

току. При возрастании требований по току выходное напряжение высокого уровня уменьшается, тогда как выходное напряжение низкого уровня возрастает. За более подробной информацией по характеристикам ИС обращайтесь к спецификациям технических характеристик.

С помощью приведенной диаграммы можно проиллюстрировать некоторые возможные проблемы, возникающие при соединении двух ИС, работающих в различных стандартах. Например, соединение 5-вольтовой микросхемы КМОП с микросхемой LVTTTL, работающей при напряжении $V_{DD} = 3.3$ В. Высокий логический уровень на выходе 5-вольтовой КМОП слишком высок (>3.3 В), чтобы подавать этот сигнал на вход ИС LVTTTL. Это может привести к необратимому повреждению микросхемы LVTTTL. Возможна другая проблема: пусть микросхема типа JEDEC с напряжением питания 2.5 В управляет устройством КМОП с $V_{DD} = 5$ В. Высокий логический уровень на выходе 2.5-вольтового устройства недостаточно высок для того, чтобы восприниматься как "высокий" входом микросхемы КМОП с напряжением питания 5 В ($V_{IH\ MIN} = 3.5$ В). Эти примеры показывают два возможных типа несовместимости логических семейств: либо устройство управляется слишком высоким напряжением, либо устройство не обеспечивает достаточно высокое напряжение, которое достоверно распознавалось бы принимающей ИС как сигнал высокого логического уровня. Эти проблемы совместимости подводят нас к двум понятиям: устойчивость к повышенному напряжению и совместимость по напряжению.

УСТОЙЧИВОСТЬ К ПОВЫШЕННОМУ НАПРЯЖЕНИЮ И СОВМЕСТИМОСТЬ ПО НАПРЯЖЕНИЮ

Устройство, устойчивое к повышенному напряжению, может выдержать на входе или выходе напряжение более высокое, чем его собственное напряжение питания V_{DD} . Например, если устройство работает при $V_{DD} = 2.5$ В, может выдержать на входе напряжение в 3.3 В и может выдержать 3.3 В на выходе, 2.5 В устройство является устойчивым к напряжению 3.3 В. Значение понятия "устойчивость к напряжению на входе" достаточно очевидно, но понятие "устойчивости к напряжению на выходе" требует некоторого объяснения. Выход драйвера микросхемы КМОП с $V_{DD} = 2.5$ В в состоянии высокого логического уровня представляет собой резистор с небольшим сопротивлением (R_{ON} транзистора PMOS), связанный с шиной питания $V_{DD} 2.5$ В. Очевидно, что связь его выхода напрямую с шиной 3.3 В приведет к разрушению устройства избыточным током. Однако если 2.5-вольтовая микросхема имеет выход с тремя состояниями и подключена к шине, которая одновременно управляется 3.3-вольтовыми микросхемами, тогда это понятие становится ясным. Даже если 2.5-вольтовая ИС находится в выключенном состоянии (третье состояние), 3.3-вольтовые микросхемы могут подавать на шину напряжение, превышающее 2.5 В, и возможно, повреждать выход 2.5-вольтовой микросхемы.

Устройство, совместимое по напряжению, может принять сигнал и передать сигнал устройству, которое работает при напряжении более высоком, чем его собственное V_{DD} . Например, если устройство работает при $V_{DD} = 2.5$ В и может передавать и получать сигналы к/от 3.3-вольтового устройства, тогда говорят, что данное 2.5-вольтовое устройство совместимо по напряжению с 3.3-вольтовыми.

Интерфейс между микросхемой КМОП с напряжением питания 5 В и микросхемой LVTTTL с напряжением питания 3.3 В – это случай, когда устойчивость к повышенному напряжению отсутствует; вход микросхемы LVTTTL перегружен выходным сигналом КМОП микросхемы с напряжением питания $V_{DD} = 5$ В. Интерфейс между микросхемами 2.5-вольтовой JEDEC и 5-вольтовой КМОП иллюстрирует случай отсутствия

а

совместимости по напряжению; выходной сигнал высокого уровня на выходе ИС JEDEC не соответствует требованиям к уровню входного сигнала 5-вольтовой КМОП-микросхемы.

ОПРЕДЕЛЕНИЯ ПОНЯТИЙ УСТОЙЧИВОСТИ К ПОВЫШЕННОМУ НАПРЯЖЕНИЮ И СОВМЕСТИМОСТИ ПО НАПРЯЖЕНИЮ ЛОГИЧЕСКИХ МИКРОСХЕМ

- **Устойчивость к повышенному напряжению:**
 - ◆ **Микросхема, устойчивая к повышенному напряжению, может выдержать на своих входных и выходных выводах напряжение более высокое, чем ее собственное напряжение питания V_{DD} . Если ИС работает при $V_{DD} = 2.5$ В и может выдержать напряжение $3.3 \text{ В} \pm 10\%$ на входе, то эта 2.5-вольтовая микросхема является устойчивой к напряжению 3.3 В на входе. Устойчивость на входе и на выходе должна тестироваться и оговариваться в спецификации отдельно.**
- **Совместимость по напряжению:**
 - ◆ **Микросхема, совместимая по напряжению, может передавать и принимать сигналы к/от логики, которая работает при напряжении более высоком, чем ее собственное напряжение питания V_{DD} . Если устройство работает при $V_{DD} = 2.5$ В и может нормально передавать и принимать сигналы к/от 3.3-вольтовой логики, то данная 2.5-вольтовая микросхема является совместимой с логикой, работающей при напряжении питания 3.3 В. Совместимость по входу и по выходу должна тестироваться и оговариваться в спецификации отдельно.**

Рис. 10.5

СОЕДИНЕНИЕ 5-ВОЛЬТОВОЙ И 3.3-ВОЛЬТОВОЙ ЛОГИКИ С ПОМОЩЬЮ ШИННЫХ ПЕРЕКЛЮЧАТЕЛЕЙ НА МОП-ТРАНЗИСТОРАХ

При соединении между собой микросхем, работающих при разных напряжениях питания, часто возникает необходимость в дополнительных дискретных компонентах для того, чтобы обеспечить устойчивость к повышенному напряжению и совместимость по напряжению. Например, для того, чтобы получить устойчивость к напряжению между логическими микросхемами, работающими при V_{DD} равном 5 В и 3.3 В, используется шинный переключатель-преобразователь напряжения, или QuickSwitch™ (Приложение 4,5). Данный шинный переключатель ограничивает напряжение, прикладываемое к ИС. Это делается для того, чтобы входное напряжение не превысило допустимое, к которому получающее устройство устойчиво.

а

Например, можно поместить шинный переключатель между 5-вольтовой КМОП-логикой и 3.3-вольтовой LVTTTL-логикой, и после этого устройства смогут нормально обмениваться данными, как показано на рис. 10.6. Этот шинный переключатель представляет собой МОП-транзистор с каналом n-типа (NMOS FET). Если на затвор транзистора подано напряжение 4.3 В, то максимальная величина напряжения проходящего сигнала составит 3.3 В (примерно на 1 В меньше, чем напряжение на затворе МОП-транзистора). Если напряжение на входе и на выходе не превышает 3.3 В, МОП-транзистор представляет собой небольшое сопротивление ($R_{ON} = 5 \text{ Ом}$). Когда входной сигнал достигает величины 3.3 В, сопротивление МОП-транзистора возрастает, ограничивая таким образом уровень сигнала на выходе. QuickSwitch содержит 10 двунаправленных МОП-транзистора с возможностью управлять напряжением на затворе, как показано на рис. 10.6. Напряжение V_{CC} QuickSwitch определяет уровень сигнала, управляющего затвором.

Один из путей получения напряжения питания 4.3 В на системной плате, где имеются 5 В и 3.3 В, является включение диода между шиной питания 5 В и выводом V_{CC} на QuickSwitch. На схеме на рис. 10.6 напряжение 4.3 В генерируется кремниевым диодом и диодом Шоттки, соединенными последовательно и подключенными к шине питания 3.3 В. Этот метод позволяет получить более стабильное напряжение смещения на затворе с учетом допустимости 10% разброса напряжений питания 5 В и 3.3 В. Некоторые шинные переключатели спроектированы для подключения непосредственно либо к шине 3.3 В, либо к 5 В, и напряжение смещения на затворе генерируется внутри данных ИС.

Применение QuickSwitch избавляет от беспокойства по поводу устойчивости микросхем при проектировании устройств с разными типами логики. Одним из полезных свойств шинных переключателей является их двунаправленность; это позволяет проектировщику поместить шинный преобразователь между двумя ИС и обойтись без дополнительной обвязки для входных и выходных сигналов.

а

ДВУНАПРАВЛЕННЫЙ ИНТЕРФЕЙС С ИСПОЛЬЗОВАНИЕМ МОП-ТРАНЗИСТОРА МЕЖДУ 3.3 В И 5 В ЛОГИКОЙ ОБЕСПЕЧИВАЕТ УСТОЙЧИВОСТЬ ПО НАПРЯЖЕНИЮ

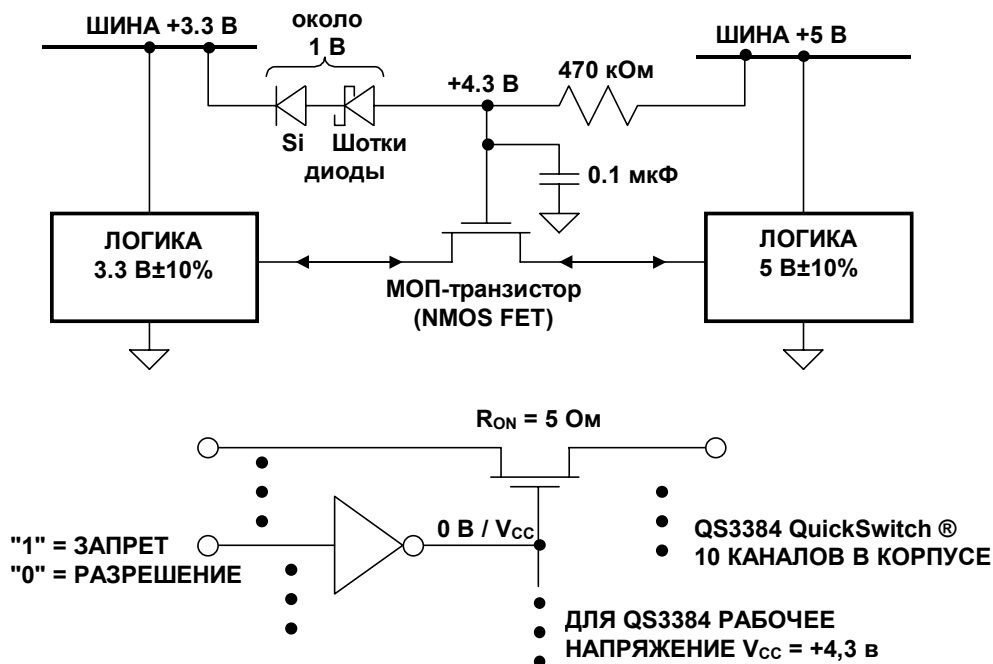


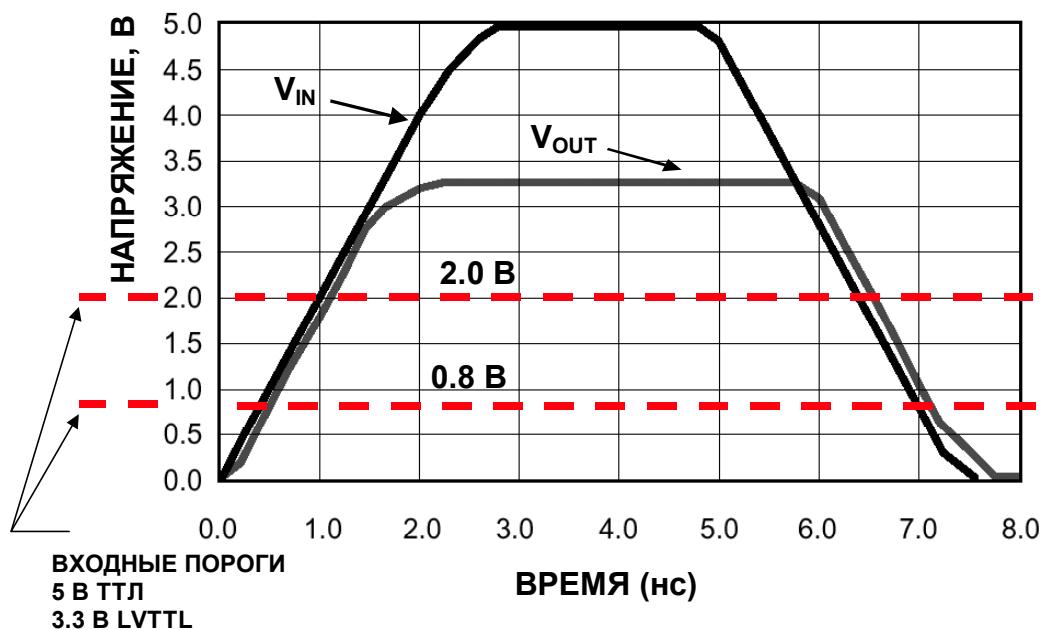
Рис. 10.6

Шинный переключатель увеличивает суммарную рассеиваемую мощность, а также общую площадь, занимаемую компонентами системы. Т.к. шинные преобразователи напряжения обычно являются КМОП-схемами, они имеют очень низкое значение потребляемой мощности. Величина рассеиваемой мощности, усредненная за продолжительный период, составляет 5 мВт на один корпус (10 переключателей), и она не зависит от частоты сигналов, проходящих через схему. Шинные переключатели обычно имеют 8 – 20 выводов на корпус и занимают примерно от 25 до 50 кв.мм. площади платы.

Бывает, что при добавлении интерфейсной логики в схеме возможно увеличение задержки распространения сигнала. Это может привести к появлению множества связанных со временем проблем при проектировании. QuickSwitch обладает очень маленьким временем задержки распространения сигнала (менее 0.25 нс), как показано на рис. 10.7.

а

ИМПУЛЬСНАЯ ХАРАКТЕРИСТИКА ШИННОГО ПРЕОБРАЗОВАТЕЛЯ QS3384 QuickSwitch® ПРИ НАПРЯЖЕНИИ ПИТАНИЯ 4.3 В



С разрешения: Integrated Device Technology (IDT), Inc., 2975 Stender Way, Santa Clara, CA 95054
<http://www.idt.com>

Рис. 10.7

УСТОЙЧИВОСТЬ И СОВМЕСТИМОСТЬ ПО НАПРЯЖЕНИЮ, ОБЕСПЕЧИВАЕМАЯ СРЕДСТВАМИ САМОЙ ИНТЕГРАЛЬНОЙ СХЕМЫ

Требования по низкой потребляемой мощности и хорошей производительности ИС привели к тому, что производители соревнуются между собой в проектировании микросхем, работающих при $V_{DD} = 2.5$ В и ниже и при этом совместимых с ТТЛ и КМОП. На рис.10.8 представлена структурная схема логического вентиля, в котором логическое ядро может работать при пониженном напряжении, тогда как выходной драйвер работает при стандартном напряжении питания, например, 3.3 В.

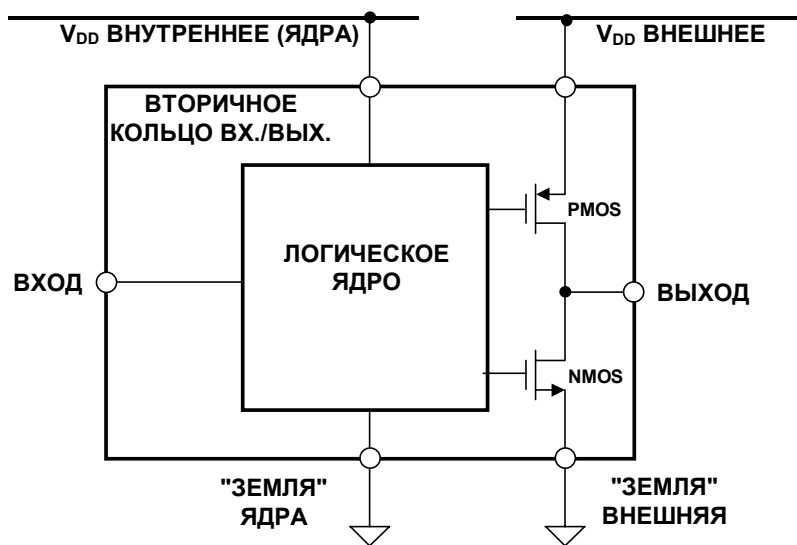
Технология, которой следовали большинство производителей, заключается в создании отдельного интерфейса для входов и выходов, т.е. драйверы входов и выходов работают при напряжении питания 3.3 В, оставшаяся часть микросхемы – при напряжении 2.5 В, таким образом устройство может быть ТТЛ-совместимым и отвечать требованиям для порогов V_{OH} и V_{OL} . Внешнее питание 3.3 В требуется для того, чтобы ИС была устойчива к напряжению 3.3 В. Это приводит к дополнительному усложнению, связанному с наличием двух напряжений питания для чипа, но в перспективе дополнительное напряжение питания будет генерироваться в самой микросхеме.

Более гибкая технология (использованная в DSP серии ADSP-218xM) заключается в обеспечении отдельного интерфейса входов/выходов с отдельным внешним напряжением питания, с возможностью установить это напряжение равным рабочему напряжению ядра процессора, если это необходимо. Такая схема обеспечивает устойчивость к напряжению 3.3 В, если внешнее напряжение составляет 2.5 В; или устойчивость к напряжению 3.3 В и совместимость к 3.3-вольтовым устройствам, если внешнее напряжение равно 3.3 В.

а

Существуют разработки, в которых используется эта технология частично, например, устройства VCS являются устойчивыми к 3.3 В при напряжении ядра и напряжении интерфейса входов/выходов равном 2.5 В, но они не обладают совместимостью с 3.3-вольтовыми устройствами. Другие существующие проекты и патенты в этой области не поддерживают полностью устойчивость и совместимость и требования по низкому потреблению тока при работе в режиме ожидания.

КМОП ИС СО ВТОРИЧНЫМ КОНТУРОМ ВХОДОВ/ВЫХОДОВ



ADSP-21xx M-серии { V_{DD} ВНЕШНЕЕ = +3.3 В ИЛИ +2.5 В
 V_{DD} ЯДРА = +2.5 В
ВХОД УСТОЙЧИВ К НАПРЯЖЕНИЮ +3.3 В

Рис. 10.8

Существует несколько важных аспектов при разработке устройств с двумя напряжениями питания:

1. *Последовательность включения питания:* Если требуется два источника питания для обеспечения дополнительной устойчивости/совместимости, то какой должна быть последовательность включения питания? Необходимо ли включать оба источника питания одновременно, или устройство может работать при подаче питания только на ядро или только на интерфейс входов/выходов?
2. *Технология производства микросхем и защита от электростатического разряда (ESD):* Транзисторы, создаваемые в процессе производства ИС, должны не только выдерживать, но и управлять сигналами высокого напряжения. Создание высоковольтных транзисторов увеличивает себестоимость продукции, т.к. для обеспечения устойчивости к высокому напряжению требуются дополнительные меры. Разработка же устройства со стандартными транзисторами потребует дополнительного схемотехнического усложнения. Кроме того, драйверы входов/выходов должны обеспечивать защиту устройства от электростатического разряда (ESD). В большинстве современных разработок

а

допустимое напряжение на входе ограничено величиной напряжения питания плюс прямое падение напряжения на диоде (0.7 В). Защита от более высокого напряжения требует создания большего количества диодных переходов.

3. *Встроенные средства генерации высокого напряжения.* Транзисторы с каналами р-типа (PMOS) должны помещаться в область на кристалле, которая подключена к самому высокому имеющемуся на кристалле напряжению, чтобы предотвратить открывание диодного перехода и протекание избыточных токов. Это высокое напряжение может быть или генерировано на кристалле при помощи зарядного насоса, или поступать от внешнего источника. Это требование может сделать осуществление проекта более сложным, т.к. невозможно эффективно использовать зарядные насосы для генерирования высокого напряжения и в то же время обеспечить малый ток потребления в режиме ожидания.
4. *Площадь кристалла:* Размер кристалла играет решающую роль при уменьшении себестоимости и повышении эффективности. Обеспечение устойчивости и совместимости схемы может потребовать дополнительной площади для драйверов входов/выходов, чтобы получить необходимые параметры.
5. *Тестирование:* Т.к. сердечник и драйверы входов/выходов могут работать при различных напряжениях питания, тестирование устройства по всем возможным комбинациям напряжений может быть затруднительным, что отражается на общей стоимости продукции.

ИНТЕРФЕЙСЫ МЕЖДУ СИСТЕМАМИ С НАПРЯЖЕНИЯМИ ПИТАНИЯ 3.3 В И 2.5 В

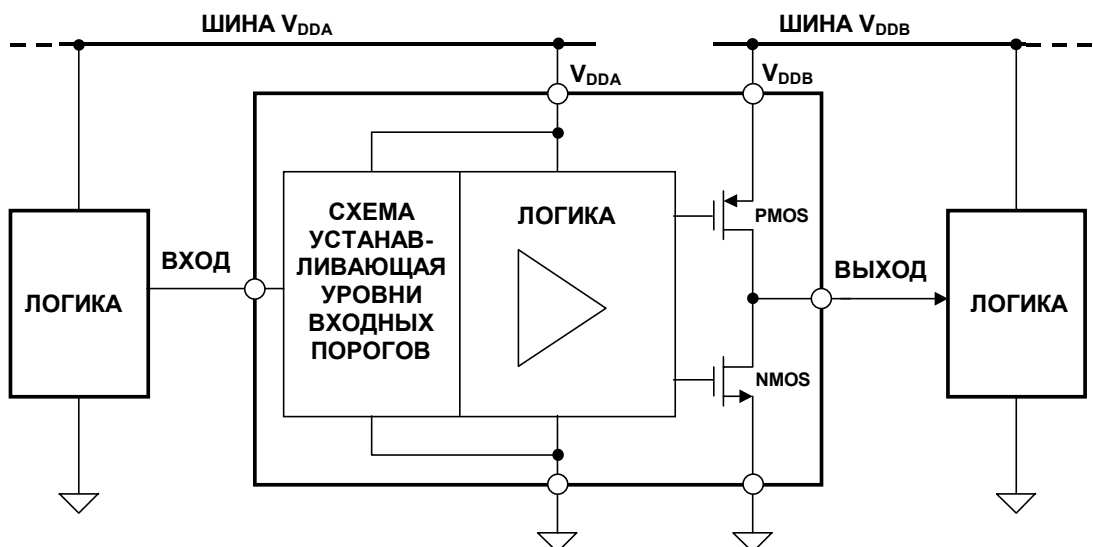
Серия Fairchild 74VCX164245 – это низковольтные 16-битные преобразователи/приемопередатчики с двойным питанием и с тремя состояниями на выходе. Упрощенная структурная схема показана на рис.10.9. Эти устройства используют низковольтный стандарт VCX, который обсуждался ранее. Схема выходного драйвера питается от шины питания V_{DDB} , обеспечивая устойчивость и совместимость выхода с напряжением V_{DDB} . Входная схема питается от шины питания V_{DDA} , и входная логическая схема регулирует уровни порогов на входе логики в соответствии с конкретным значением V_{DDA} . На рис.10.10 показаны входные пороги для стандарта VCX при напряжении питания 3.3 В, 2.5 В и 1.8 В. Обратите внимание, что входное напряжение 3.3 В допустимо при любом из трех напряжений питания.

Эти устройства рассеивают около 2 мВт на каждый вход/выход и выпускаются в корпусах TSSOP с 48 выводами и с напряжением питания 2.5 В. Задержка распространения составляет около 3.2 нс.

На рис.10.11 показано два возможных варианта сопряжения 3.3-вольтовой и 2.5-вольтовой логики. На верхнем рисунке (А) показано прямое включение. Эта схема будет работать, если 2.5-вольтовая ИС обладает устойчивостью к 3.3 В на входе. Если 2.5-вольтовая ИС не является устойчивой к 3.3 В, то может использоваться VCX-преобразователь, как показано на рис.10.11 (В).

а

ПРЕОБРАЗОВАТЕЛЬ-ПРИЕМОПЕРЕДАТЧИК ЛОГИЧЕСКИХ СИГНАЛОВ FAIRCHILD 74VCSX164245



ХАРАКТЕРИСТИКИ ИС 74VCSX164245:

- Потребляемая мощность = 2 мВт на канал
- 16-битный в 48-выводном корпусе TSSOP пл. 100 мм²
- Задержка распространения 3.2 нс при питании 2.5 В

Рис.10.9

СОВМЕСТИМОСТЬ ПО НАПРЯЖЕНИЮ ДЛЯ ИС VCSX (ПРЕОБРАЗОВАТЕЛЬ FAIRCHILD 74VCSX164245)

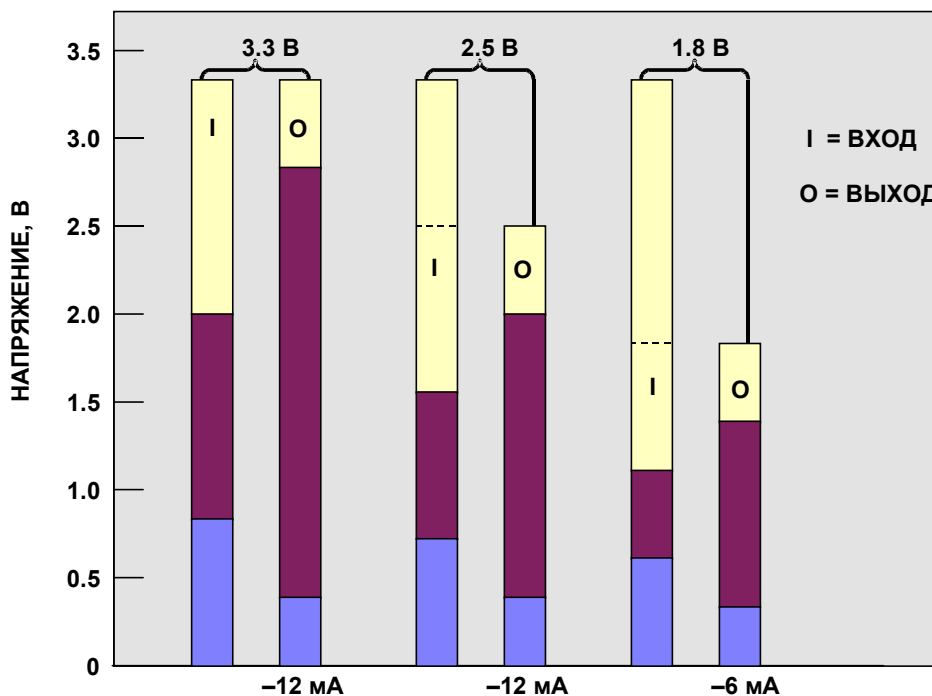


Рис.10.10

а

ИНТЕРФЕЙС МЕЖДУ СИСТЕМАМИ С НАПРЯЖЕНИЯМИ ПИТАНИЯ 3.3 В И 2.5 В

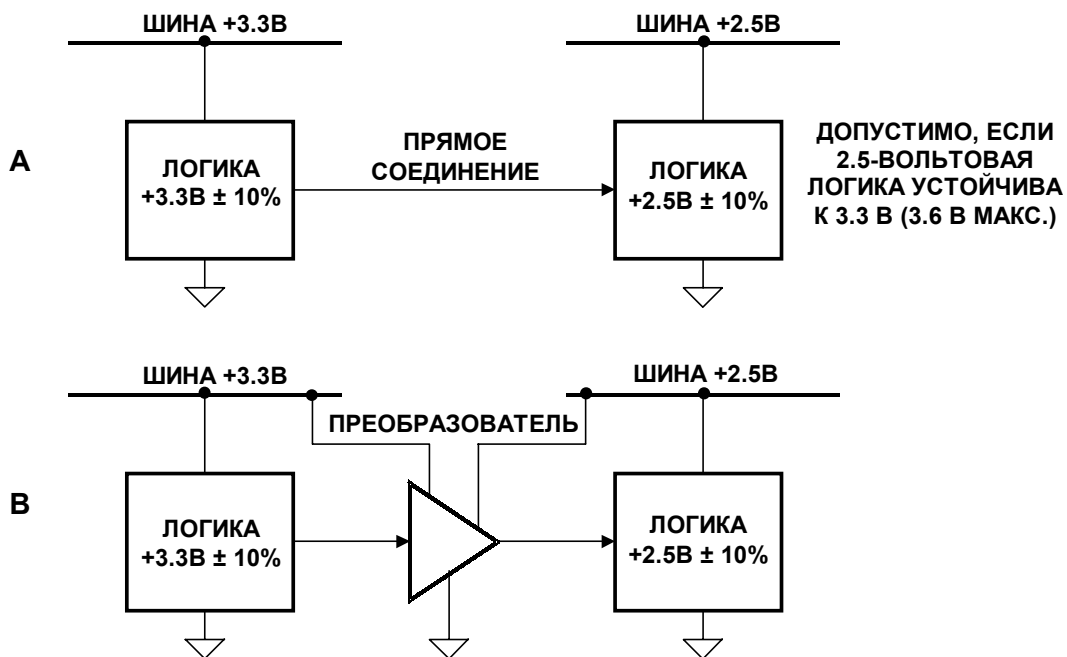


Рис.10.11

На рис.10.12 А показано прямое соединение между ИС с напряжениями питания 2.5 В и 3.3 В. Чтобы данная схема работала, выход 2.5-вольтовой микросхемы должен обеспечивать хотя бы 2 В. При отсутствии нагрузки на выходе 2.5-вольтовой микросхемы, вход 3.3-вольтовой ИС соединяется напрямую с шиной +2.5 В через внутреннее сопротивление PMOS транзистора R_{ON} . Таким образом обеспечивается запас помехоустойчивости 0.5 В при номинальном напряжении питания 2.5 В. Однако ввиду допустимого 10%-ного разброса напряжение на шине 2.5 В может упасть до минимума в 2.25 В, и запас помехоустойчивости уменьшается до 0.25 В. Эта схема может тем не менее работать при сравнительно "тихом" окружении, но работать на пределе, если в напряжении источника питания присутствует шум.

Добавление "подтягивающего" резистора сопротивлением 1.6 кОм, как показано на рис. 10.12 В, гарантирует, что напряжение на выходе 2.5-вольтовой ИС не упадет ниже 2.5 В при наличии тока на входе 3.3-вольтового устройства, но запас помехоустойчивости все таки уменьшится при напряжении питания 2.25 В. При скважности 50% данный резистор добавляет примерно 3.4 мВт рассеиваемой мощности на каждый выход.

Более надежный интерфейс между 2.5-вольтовой и 3.3-вольтовой системами показан на рис.10.12 С; здесь используется преобразователь VСХ. С его помощью решаются все проблемы, связанные с запасом помехоустойчивости, имеющиеся в схемах (А) и (В), и он потребляет около 2 мВт на каждый вход.

а

ИНТЕРФЕЙС МЕЖДУ СИСТЕМАМИ С НАПРЯЖЕНИЯМИ ПИТАНИЯ 2.5 В И 3.3 В

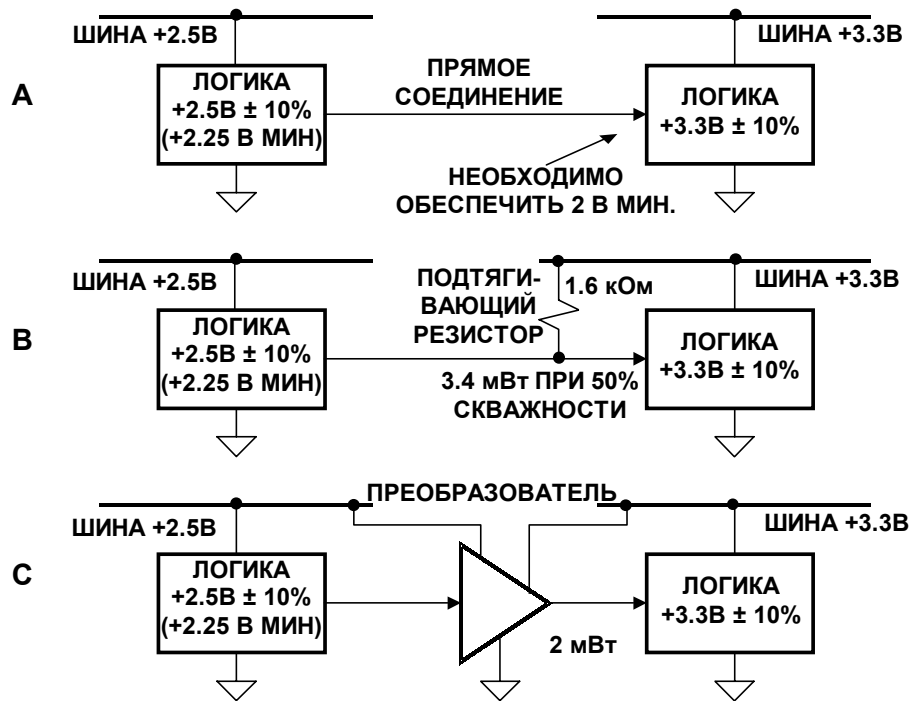


Рис.10.12

a

Литература по интерфейсам низкого напряжения

1. P. Alfke, *Low-Voltage FPGAs Allow 3.3V/5V System Design*, **Electronic Design**, p. 70-76, August 18, 1997.
2. AA Alkaline Battery Discharge Characteristics, Duracell Inc., Berkshire Corporate Park, Bethel, CT 06801, <http://www.duracell.com>
3. Joint Electron Device Engineering Council (JEDEC), Standard 8-5, October 1995.
4. QS3384 Data Sheet, Integrated Device Technology (IDT), Inc., 2975 Stender Way, Santa Clara, CA 95054, <http://www.idt.com>
5. Pericom Semiconductor Corporation, 2380 Bering Drive, San Jose, CA 95131, <http://www.pericom.com>
6. 74VCX164245 Data Sheet, Fairchild Semiconductor, 1997. <http://www.fairchildsemi.com>
7. H. Johnson, M. Graham, **High Speed Digital Design**, Prentice Hall, 1993.

а

ЗАЗЕМЛЕНИЕ В СИСТЕМАХ СО СМЕШАННЫМИ СИГНАЛАМИ

Уолт Кестер, Джеймс Брайант, Майк Бирн

Современные системы обработки данных обычно содержат в себе устройства со смешанными сигналами (mixed-signal devices), такие как аналого-цифровые преобразователи (АЦП), цифро-аналоговые преобразователи (ЦАП), а также быстродействующие цифровые сигнальные процессоры (DSP). Обработка аналоговых сигналов требует большого динамического диапазона, поэтому возрастает роль высокопроизводительных ЦАП и АЦП. Обеспечение широкого динамического диапазона с низкими шумами во враждебном цифровом окружении возможно только при использовании эффективных приемов проектирования высокоскоростных схем, включающих в себя технически грамотную трассировку сигнала, развязку и заземление.

В прошлом "высокоточные низкоскоростные" схемы обычно рассматривались отдельно от так называемых "высокоскоростных" схем. В том, что касается АЦП и ЦАП, частота отсчетов (или обновления на выходе) обычно рассматривалась как критерий скорости работы схемы. Однако следующие два примера показывают, что на практике большинство современных ИС обработки сигналов являются "высокоскоростными" и поэтому должны рассматриваться как таковые для достижения хороших результатов. Это касается цифровых сигнальных процессоров (DSP), АЦП и ЦАП.

Все АЦП выборки (АЦП со схемой выборки-запоминания), используемые в системах обработки сигналов, работают с достаточно высокоскоростными генераторами тактовых импульсов с малым временем нарастания и спада (обычно несколько наносекунд) и должны рассматриваться как высокоскоростные устройства, даже если их производительность (частота отсчетов) представляется невысокой. Например, 12-разрядный АЦП последовательного приближения (SAR) типа AD7892 работает при внутренней тактовой частоте 8 МГц, тогда как его частота отсчетов составляет только 600 кГц.

Для сигма-дельта (Σ - Δ) АЦП также требуется высокочастотный тактовый генератор, т.к. такие АЦП имеют высокий коэффициент передискретизации. 16-разрядный АЦП AD7722 имеет частоту обновления на выходе (эффективную частоту отсчетов), равную 195 кГц, но в действительности производит выборку с частотой 12.5 МГц (в 64 раза выше). Даже так называемые низкочастотные сигма-дельта (Σ - Δ) АЦП промышленного назначения с высоким разрешением (имеющие частоту обновления на выходе от 10 Гц до 7.5 кГц) работают при тактовой частоте 5 МГц или выше и обеспечивают 24-разрядное разрешение (например, микросхемы фирмы Analog Devices типа AD7730 и AD7731).

Еще более осложняет вопрос то, что ИС со смешанными сигналами содержит как аналоговую, так и цифровую части, и поэтому многие возникающие проблемы связаны с неправильным заземлением. К тому же некоторые ИС со смешанными сигналами имеют относительно низкие цифровые токи, в то время как у других они велики. Во многих случаях с точки зрения оптимального заземления эти два варианта должны рассматриваться отдельно.

Проектировщики цифровых и аналоговых устройств склонны рассматривать устройства со смешанными сигналами с различных позиций, и цель этой главы – разработать общую философию заземления, которая будет работать в большинстве устройств со смешанными сигналами, без необходимости изучения специфических деталей их внутреннего устройства.

а

ПОВЕРХНОСТИ ЗАЗЕМЛЕНИЯ И ПИТАНИЯ

Обеспечение низкоимпедансных заземляющих поверхностей большой площади очень важно для всех современных аналоговых схем. Заземляющая поверхность действует не только как низкоимпедансный обратный тракт для развязки высокочастотных токов (вызванных работой скоростных цифровых схем), но также минимизирует электромагнитные радиочастотные (EMI/RFI) помехи. Благодаря экранирующему действию заземляющей поверхности чувствительность устройства ко внешним помехам также уменьшается.

Заземляющие поверхности также позволяют передавать высокоскоростные цифровые и аналоговые сигналы с использованием технологий линий передач (полосковую или микрополосковую), там, где требуется получить определенное характеристическое сопротивление линии.

Использование шины-проводника в качестве заземления категорически неприемлемо из-за ее импеданса на частоте, соответствующей скорости переключения большинства логических схем. Например провод калибра 22 стандарта AWG (American Wire Gauge), что соответствует диаметру 0,64 мм, обладает индуктивностью около 20 нГн/дюйм. Проходящий по этому проводу ток, вызванный логическим сигналом и имеющий скорость нарастания 10 мА/нс, будет создавать импульс напряжения величиной в 200 мВ на 1 дюйм провода:

$$\Delta v = L \frac{\Delta i}{\Delta t} = 20 \text{ нГн} \times \frac{10 \text{ мА}}{\text{нс}} = 200 \text{ мВ} .$$

Для сигналов, имеющих размах 2 В, это означает ошибку около 200 мВ или 10% (точность приблизительно 3.5 разряда). Даже в полностью цифровых схемах эта ошибка будет означать значительное уменьшение запаса помехоустойчивости.

Рис. 10.13 иллюстрирует ситуацию, когда цифровой ток, возвращающийся по шине "земли", модулирует аналоговый возвратный ток (верхний рисунок). Индуктивность и сопротивление провода, по которому течет обратный ток, являются общими для аналоговой и цифровой схем, это и является причиной взаимодействия и приводит к помехам. Одно из возможных решений – заставить обратный ток идти прямо к общей точке GND REF, как показано на нижнем рисунке. Это – иллюстрация фундаментальной концепции заземления «звездой» или системы с одной точкой заземления. Реализовать настоящее одноточечное заземление в системе, которая содержит большое количество высокочастотных трактов, сложно, т.к. физическая длина каждого провода, по которому течет обратный ток, будет вносить паразитное сопротивление и индуктивность, которые могут сделать затруднительным обеспечение низкоимпедансного заземления для токов высокой частоты. На практике тракт возвратного тока должен включать в себя заземляющие поверхности большой площади для того, чтобы обеспечить низкое сопротивление для высокочастотных токов. Таким образом, без низкоимпедансной заземляющей поверхности практически невозможно избежать появления общего для аналоговой и цифровой схем тракта заземления, особенно на высоких частотах.

Все выводы заземления микросхем должны соединяться с помощью пайки прямо с низкоимпедансной заземляющей поверхностью с целью минимизировать последовательную индуктивность и сопротивление. Использование традиционных панелек (разъемов) для микросхем в высокоскоростных устройствах не рекомендуется. Добавочная индуктивность и емкость даже «низкопрофильных» панелек может привести к нарушению работы схемы из-за появления дополнительных трактов. Если панельки всё

а

же должны быть использованы с микросхемой в DIP-корпусе, например, при конструировании прототипа, то имеет смысл использовать «панельку-разъем» или наборную панельку из отдельных гнезд. Существуют панельки-разъемы со встроенным развязывающим конденсатором или без него (по каталогу AMP № 5-330808-3 и 5-330808-6). Они имеют позолоченные пружинные контакты, которые обеспечивают хорошее электрическое и механическое соединение с выводами ИС. Однако многократное использование может ухудшить их параметры.

Выводы питания должны быть развязаны прямо на заземляющую поверхность с помощью низкоиндуктивных керамических конденсаторов для поверхностного монтажа (SMD). Если используется конденсатор для обычного монтажа, то его выводы должны иметь длину не более 1 мм. Керамические конденсаторы должны быть расположены как можно ближе к выводам питания микросхемы. Для дополнительной развязки могут также потребоваться ферритовые бусины.

ЦИФРОВЫЕ ТОКИ, ПРОХОДЯЩИЕ ПО АНАЛОГОВОМУ ВОЗВРАТНОМУ ТРАКТУ, СОЗДАЮТ НАПРЯЖЕНИЕ ОШИБКИ

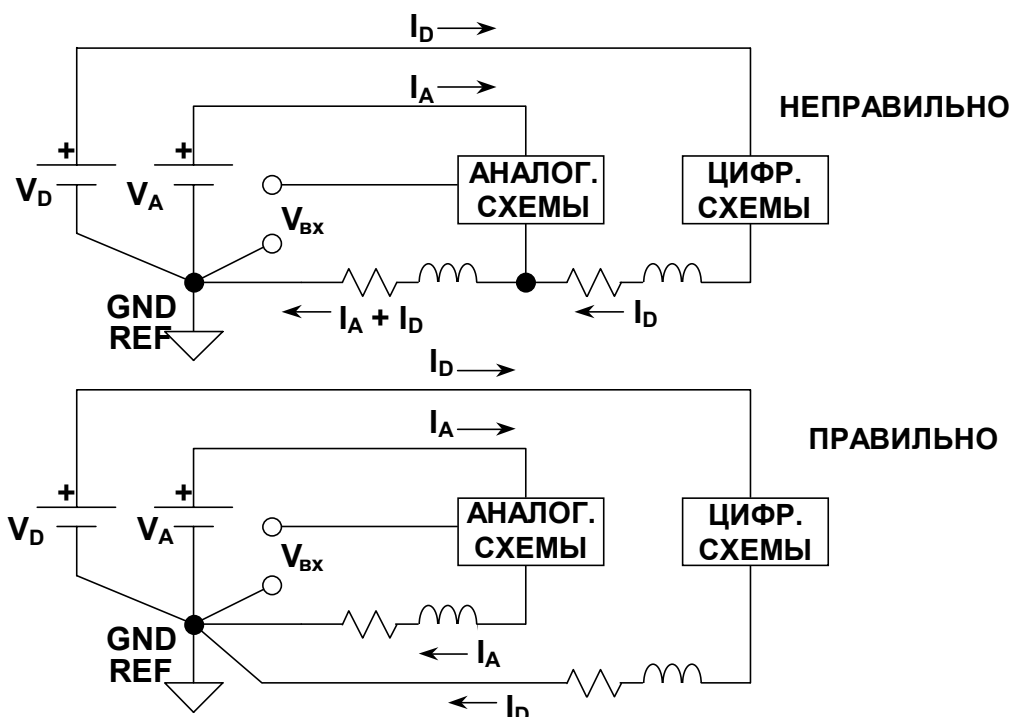


Рис. 10.13

ДВУСТОРОННЯЯ ИЛИ МНОГОСЛОЙНАЯ ПЕЧАТНАЯ ПЛАТА

Каждая печатная плата в системе должна иметь хотя бы один слой, полностью отведенный под заземляющую поверхность. В идеале двусторонняя плата должна иметь одну сторону, полностью отведенную под заземление и вторую – для различных соединений. На практике это невозможно, т.к. частично заземляющая поверхность, разумеется, должна быть удалена для отведения места под дорожки питания и сигналов, межслойные переходы и сквозные монтажные отверстия. Тем не менее как можно больше площади заземляющей поверхности должно быть сохранено, хотя бы 75% необходимо оставить. После окончания предварительной разводки платы поверхность заземления

а

должна быть аккуратно проверена для того, чтобы убедиться, что не осталось изолированных "островков" заземления, т.к. выводы заземления микросхем, расположенные на таких островках, не будут иметь связи с заземляющей поверхностью. Также заземляющая поверхность должна быть проверена на предмет слишком тоненьких соединений между соседними большими площадями, которые могут значительно уменьшить эффективность заземляющей поверхности. Можно даже и не говорить, что при автоматической разводке платы обычно возникают неполадки в работе устройства со смешанными сигналами, поэтому настоятельно рекомендуем доводить плату вручную.

Системы, в которых интегральные микросхемы для поверхностного монтажа расположены тесно, будут иметь большое число соединений, поэтому здесь нужно использовать многослойные платы. Это позволит хотя бы один слой полностью отвести под заземление. В простой 4-слойной плате два внутренних слоя обычно используются для заземляющей поверхности и поверхности питания, а два внешних слоя – для выполнения соединений между установленными компонентами. Расположение питающей и заземляющей поверхностей в соседних слоях обеспечивает дополнительную межповерхностную емкость, которая способствует высокочастотной развязке тока питания. В большинстве систем четырех слоев недостаточно, и требуются дополнительные слои для трассировки линий сигналов, а также питания.

БЕЗ ЗАЗЕМЛЯЮЩИХ ПОВЕРХНОСТЕЙ НЕ ОБОЙТИСЬ!

- **Используйте для заземления (и питания) поверхности большой площади, чтобы обеспечить низкоимпедансный путь для возвратного тока (Необходимо использовать как минимум двустороннюю плату!)**
- **Двусторонние платы:**
 - ◆ **Избегайте многочисленных сквозных соединений и межслойных переходов, из-за которых уменьшается площадь поверхности заземления**
 - ◆ **Отводите под заземление не менее 75% площади одной стороны платы**
- **Многослойные платы:**
 - ◆ **Отведите как минимум один слой под поверхность заземления**
 - ◆ **Отведите как минимум один слой под поверхность питания**
- **Используйте по меньшей мере 30 – 40% выводов соединителя печатной платы для заземления**
- **Продолжайте поверхность заземления на материнскую плату до источника питания**

Рис. 10.14

а

МНОГОПЛАТНЫЕ СИСТЕМЫ СО СМЕШАННЫМИ СИГНАЛАМИ

Лучший способ минимизировать импеданс заземления в многоплатной системе – использовать "материнскую плату" в качестве объединительной для организации соединения между платами, и, кроме того, обеспечить продолжение заземляющей поверхности на общую плату. В соединителе печатной платы хотя бы 30-40% выводов должно быть отведено под заземление, и эти выводы должны быть связаны с заземляющей поверхностью на материнской объединяющей плате. Для окончательного завершения устройства заземления системы существуют два способа:

1. Заземляющая поверхность на объединяющей плате может быть соединена с "землей" монтажной панели (шасси) во многих точках, таким образом равномерно распределяя различные пути возвратного тока. Этот способ обычно называется "многоточечным" заземлением и его схема показана на рис. 10.15.
2. Заземляющая поверхность может быть подключена по схеме "звезды" к единственной в системе точке заземления (обычно вблизи источника питания).

КОНЦЕПЦИЯ МНОГОТОЧЕЧНОГО ЗАЗЕМЛЕНИЯ

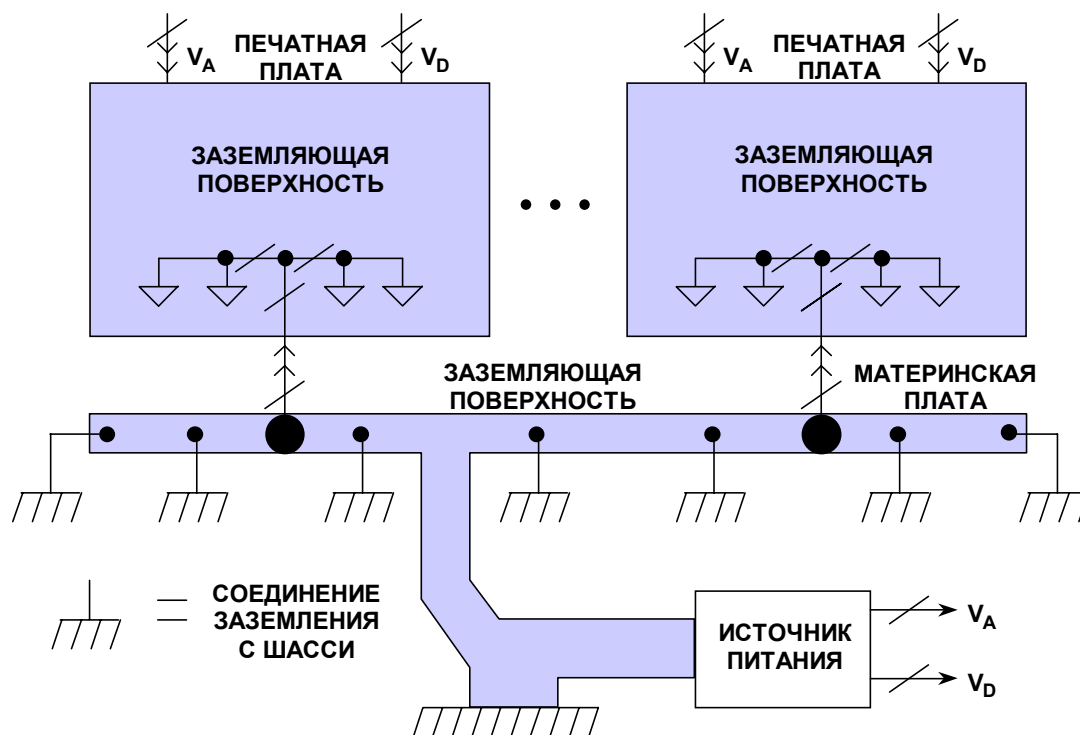


Рис. 10.15

Первый подход чаще всего используется в чисто цифровых системах, но может быть использован и в системах со смешанными сигналами, если токи заземления цифровых схем достаточно малы и распределены на больших площадях. Низкий импеданс заземления обеспечивается на всем пути по плате, по объединяющей плате и далее по монтажной панели (шасси). Однако очень важно поддерживать хорошее электрическое соединение в местах, где "земля" связана с металлической монтажной панелью. Для этого необходимы металлические винты-"саморезы" или шайбы с насечками. Особое внимание

а

соединению должно быть уделено там, где в качестве материала монтажной панели используется алюминий, т.к. его поверхность проявляет себя как изолятор.

Второй подход (заземление "звездой") часто используется в высокоскоростных системах с смешанными сигналами, имеющих отдельные аналоговую и цифровую системы заземления, и ниже обсуждается более подробно.

РАЗДЕЛЕНИЕ АНАЛОГОВОГО И ЦИФРОВОГО ЗАЗЕМЛЕНИЯ

В системах со смешанными сигналами с большим числом цифровых схем весьма желательно *физически* отделить чувствительные аналоговые компоненты от шумных цифровых компонентов. Также пойдет на пользу использование отдельных заземляющих поверхностей для аналоговых и цифровых схем. Эти поверхности не должны перекрываться для того, чтобы уменьшить емкостную связь между ними. Раздельные аналоговая и цифровая заземляющие поверхности продолжаются на объединительной плате с использованием или заземляющей поверхности материнской платы, или "экранирующего заземления", которое выполняется при помощи проводов заземления, чередующимися в разьёме с сигнальными проводами. На структурной схеме, показанной на рис.10.16, видно, что две заземляющих поверхности на всем своем протяжении идут отдельно до точки заземления "звездой", которая обычно располагается около источника питания. Соединение заземляющих поверхностей и источника питания в точке заземления "звездой" должно быть выполнено с помощью многочисленных шин или толстого медного жгута для минимизации сопротивления и индуктивности. Пара встречно-параллельных диодов Шотки имеется на каждой печатной плате для предотвращения случайного появления постоянного напряжения между двумя заземляющими системами в момент, когда платы вставляются или вынимаются. Это напряжение не должно превышать 300 мВ, чтобы избежать выхода из строя ИС, которая подключена как к аналоговой, так и к цифровой заземляющим поверхностям. Предпочтительно использовать диоды Шотки, так как они имеют малую емкость и малое падение напряжения в режиме прямого тока. Низкая емкость позволяет избежать связи по переменному току между аналоговой и цифровой заземляющими поверхностями. Диоды Шотки начинают проводить при прямом напряжении около 300 мВ, и если ожидаются большие токи, может понадобиться несколько параллельно соединенных диодов. В некоторых случаях вместо диодов Шотки могут быть использованы дроссели с ферритовыми бусинами, однако они вызывают появление паразитных контуров с замыканием через "землю" по постоянному току, которые могут вызвать проблемы в прецизионных системах.

а

РАЗДЕЛЕНИЕ АНАЛОГОВОЙ И ЦИФРОВОЙ ЗАЗЕМЛЯЮЩИХ ПОВЕРХНОСТЕЙ

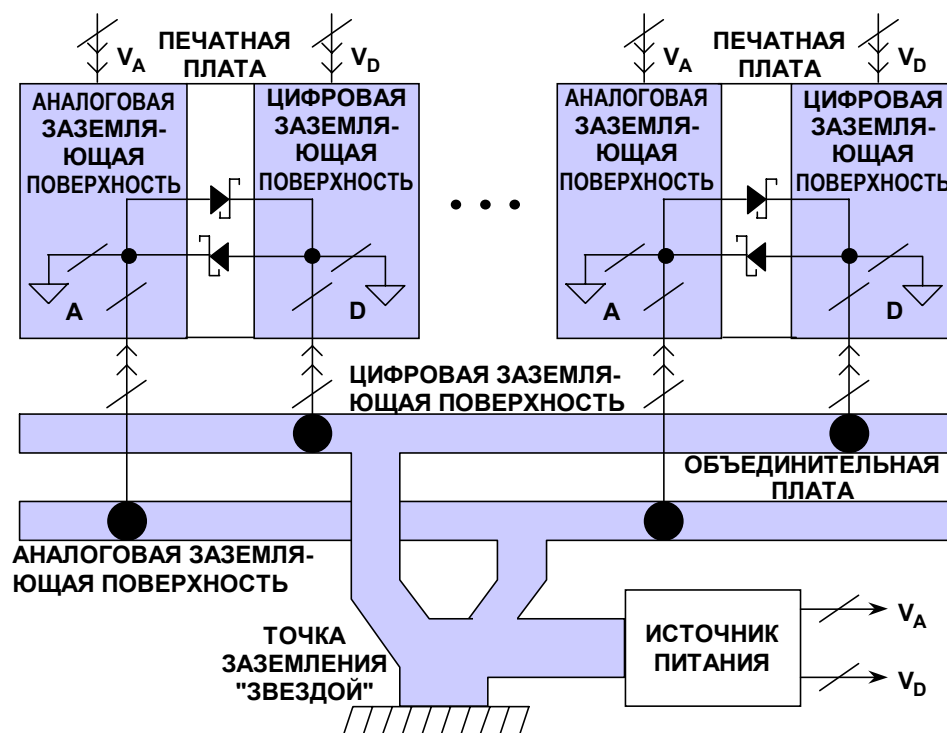


Рис. 10.16

Обязательно нужно обеспечить сопротивление заземляющих поверхностей как можно меньшим на всем пути к точке заземления "звездой". Переменное или постоянное напряжение более чем 300 мВ между двумя заземляющими поверхностями может не только вывести из строя ИС, но и вызвать ошибочное включение логического элемента и, возможно, переход в фиксированное состояние.

ЗАЗЕМЛЕНИЕ И РАЗВЯЗКА ИС СО СМЕШАННЫМИ СИГНАЛАМИ И НЕБОЛЬШИМИ ЦИФРОВЫМИ ТОКАМИ

Чувствительные аналоговые компоненты, такие как усилители и источники опорного напряжения, всегда подключаются и развязываются на аналоговой заземляющей поверхности. АЦП и ЦАП (и другие ИС со смешанными сигналами) с небольшими цифровыми токами обычно должны рассматриваться как аналоговые компоненты и также заземлены и развязаны на аналоговой заземляющей поверхности. На первый взгляд это может показаться несколько противоречивым, т.к. преобразователь имеет и аналоговый и цифровой интерфейс, и он имеет выводы, обычно обозначенные как аналоговое заземление (AGND) и цифровое заземление (DGND). Схема, показанная на рисунке 10.17 поможет разобраться с этим кажущимся затруднением.

а

ПРАВИЛЬНОЕ ЗАЗЕМЛЕНИЕ МИКРОСХЕМЫ СО СМЕШАННЫМИ СИГНАЛАМИ С НЕБОЛЬШИМИ ЦИФРОВЫМИ ТОКАМИ

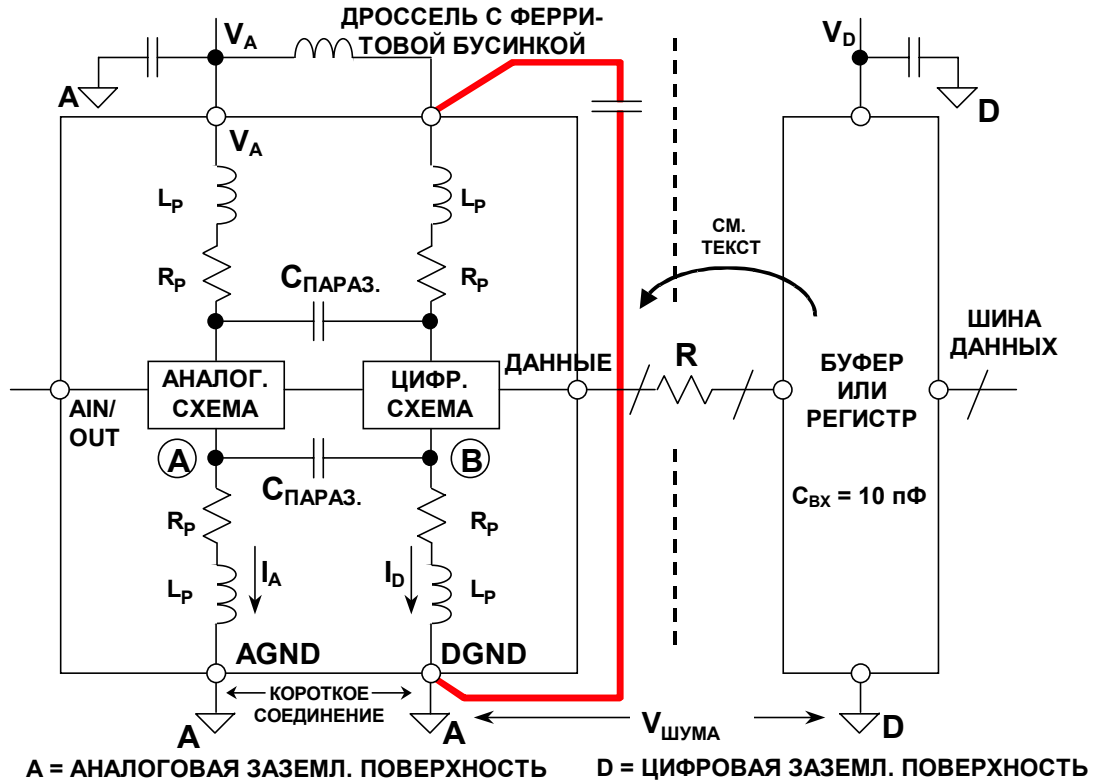


Рис. 10.17

Внутри микросхем, которые имеют как аналоговую так и цифровую схемы, например АЦП или ЦАП, "земли" обычно разделяются для предотвращения влияния цифровых сигналов на аналоговую часть. На рис.10.17 показана упрощенная модель преобразователя. Проектировщик ИС ничего не может поделать с индуктивностью и сопротивлением соединений, идущих от контактов на кристалле к выводам корпуса ИС, только оставить их как есть. Цифровые токи, имеющие резкие перепады, создают напряжение в точке В, которое неизбежно передается в точку А аналоговой схемы через паразитную емкость $C_{\text{ПАЗАЗ.}}$. К тому же неизбежно присутствует паразитная емкость между каждым выводом корпуса ИС, равная приблизительно 0.2 пФ. И задача проектировщика ИС – заставить микросхему работать, несмотря на это. Однако для того, чтобы предотвратить дальнейшее влияние, выводы AGND и DGND должны быть соединены с аналоговой заземляющей поверхностью кратчайшим путем. Любое дополнительное импеданс в соединении DGND с "землей" приведет к образованию дополнительного цифрового шума в точке В, что, в свою очередь, наведет дополнительный цифровой шум в аналоговой схеме за счет паразитной емкости. *Обратите внимание, что при соединении DGND с цифровой заземляющей поверхностью напряжение шума $V_{\text{ШУМА}}$ будет прикладываться между выводами AGND и DGND, что приведет к неудаче!*

Обозначение вывода микросхемы как "DGND" говорит о том, что этот вывод связан с цепью заземления цифровой части ИС. Но это не подразумевает, что этот вывод должен быть соединен с цифровым заземлением системы.

а

Конечно, такая компоновка может привести к появлению небольшого цифрового шума в аналоговой заземляющей поверхности. Но эти токи обычно достаточно малы, и могут быть минимизированы, если гарантировать минимальную нагрузку на выходе преобразователя (обычно преобразователь проектируется с маломощными выходами). Уменьшение нагрузки на цифровых выходах преобразователя, кроме того, сделает логические переходы сигнала на выходе преобразователя свободными от переходных процессов и минимизирует цифровые токи переключения, и таким образом уменьшит любое возможное влияние на аналоговую часть преобразователя. Вывод питания цифровой части (V_D) может быть дополнительно изолирован от источника аналогового питания при помощи высокодобротного дросселя с ферритовой бусиной, как показано на рис.10.17. Внутренние импульсные цифровые токи преобразователя будут идти по небольшому контуру от V_D через конденсатор развязки к DGND (этот путь показан на схеме толстой линией). Импульсные цифровые токи, таким образом, не появятся вне контура на аналоговой заземляющей поверхности, а будут циркулировать в контуре. Развязывающий конденсатор на выводе V_D должен быть установлен как можно ближе к преобразователю, чтобы минимизировать паразитную индуктивность. В качестве данных конденсаторов должны быть применены низкоиндуктивные керамические конденсаторы, обычно величиной от 0.01 до 0.1 мкФ.

ВНИМАТЕЛЬНО ОТНЕСИТЕСЬ К ЦИФРОВОМУ ВЫХОДУ АЦП

Всегда полезно подключать буферный регистр к выходу преобразователя (как показано на рис. 10.17) с целью изолировать цифровые цепи преобразователя от шумов, присутствующих на шине данных. Данный регистр также служит для минимизации нагрузки на цифровых выходах преобразователя и действует как экран между этими цифровыми выходами и шиной данных. Даже несмотря на то, что многие преобразователи имеют входы/выходы с тремя состояниями, применение подобного изолирующего регистра остается оправданным. В некоторых случаях для обеспечения большей развязки может быть желательным добавление еще одного буферного регистра на аналоговой заземляющей поверхности после выхода преобразователя.

Последовательно включенный резистор (обозначенный символом R на рис. 10.17) между выходом АЦП и входом буферного регистра помогает минимизировать цифровые импульсные токи, которые могут повлиять на качество работы преобразователя. Этот резистор изолирует драйвер цифрового выхода преобразователя от входной емкости буферного регистра. Кроме того, RC-цепочка, образуемая резистором R и входной емкостью буферного регистра, действует как фильтр низкой частоты и таким образом сглаживает резкие фронты.

Типичный логический элемент КМОП в сочетании с дорожкой печатной платы и сквозным переходом образует емкостную нагрузку величиной около 10 пФ. Скорость переключения логического выхода величиной 1 В/нс вызовет импульс тока в 10 мА, если здесь не будет изолирующего резистора:

$$I = C \frac{\Delta v}{\Delta t} = 10 \text{ пФ} \times 1 \frac{\text{В}}{\text{нс}} = 10 \text{ мА}$$

Последовательно включенный резистор сопротивлением 500 Ом уменьшит данный выходной ток и в результате увеличит время нарастания и спада импульса до приблизительно 11 нс, если входная емкость регистра будет равна 10 пФ:

$$tr = 2.2 \times \tau = 2.2 \times R \cdot C = 2.2 \times 500 \text{ Ом} \times 10 \text{ пФ} = 11 \text{ нс}$$

а

Регистров ТТЛ желательно избегать; они могут заметно увеличить динамические токи переключения, так как имеют большую входную емкость.

Буферный регистр и другие цифровые схемы должны быть заземлены и развязаны на цифровой заземляющей поверхности печатной платы. Обратите внимание, что любой шумовой сигнал между аналоговой и цифровой заземляющими поверхностями уменьшает запас помехоустойчивости цифрового интерфейса преобразователя. Так как запас помехоустойчивости цифровой схемы составляет порядка сотен или тысяч милливольт, это едва ли будет иметь значение. Аналоговая заземляющая поверхность обычно не бывает слишком "шумной", но если шум на цифровой заземляющей поверхности (относительно аналоговой заземляющей поверхности) превышает несколько сотен милливольт, то необходимо предпринять шаги для уменьшения импеданса цифровой заземляющей поверхности, таким образом обеспечивая приемлемый уровень запаса помехоустойчивости цифровой схемы. Ни при каких условиях напряжение между двумя заземляющими поверхностями не должно превышать 300 мВ, иначе ИС может выйти из строя.

Также весьма желательно наличие отдельных источников питания для аналоговой и цифровой схем. Для питания преобразователя необходим "аналоговый" источник питания. Если преобразователь имеет вывод, обозначенный как вывод питания цифровой части схемы (V_D), он должен быть подключен или к отдельному "аналоговому" источнику питания, или подключен через фильтр, как показано на схеме. Все выводы питания преобразователя должны быть развязаны на аналоговой заземляющей поверхности, а все выводы питания цифровых схем должны быть развязаны на цифровой заземляющей поверхности, как показано на рис. 10.18. Если источник "цифрового" питания относительно тихий, он может оказаться вполне пригодным для питания аналоговых схем, но будьте очень внимательны.

В некоторых случаях не представляется возможным подключить вывод V_D к источнику питания аналоговой части. Некоторые из новейших высокоскоростных ИС могут быть рассчитаны на работу аналоговой части при напряжении питания 5 В, в то время как цифровая часть питается от источника +3 В для того, чтобы быть совместимым с 3-вольтовой логикой. В этом случае вывод питания +3 В микросхемы должен быть развязан непосредственно на аналоговую заземляющую поверхность. Также будет благоразумно включить дроссель на ферритовой бусине последовательно с линией питания, которая подключена к выводу питания +3 В цифровой части ИС.

а

ТОЧКИ ЗАЗЕМЛЕНИЯ И РАЗВЯЗКИ

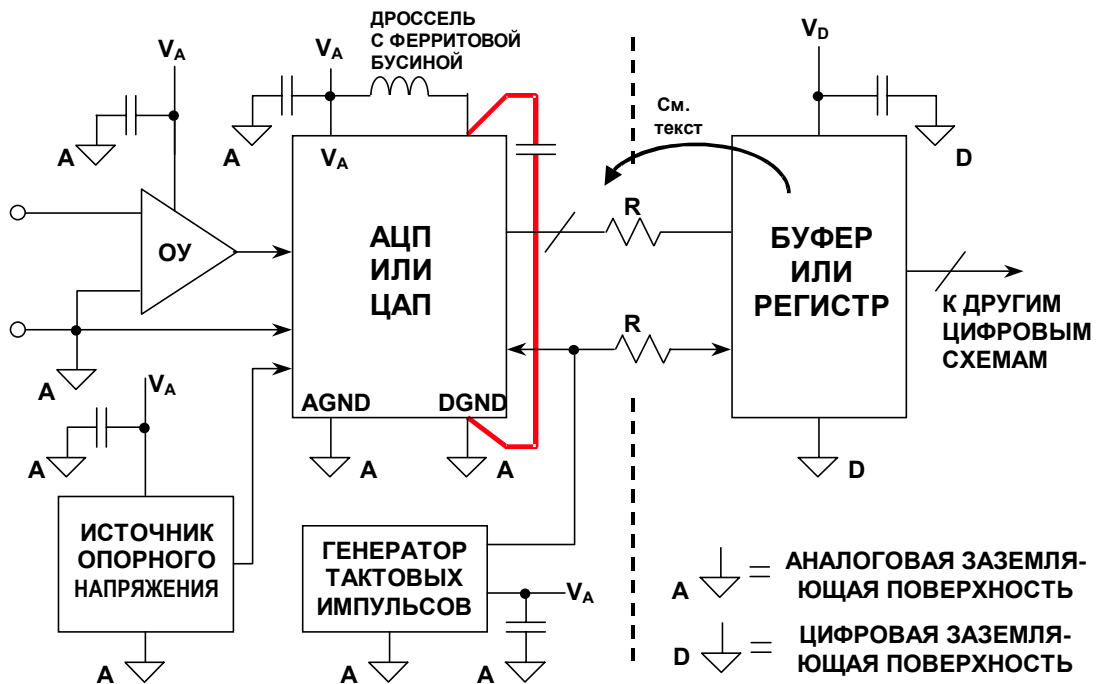


Рис. 10.18

Схема генератора тактовых импульсов должна рассматриваться как аналоговая схема также должна быть заземлена и тщательно разведена на аналоговой заземляющей поверхности. Фазовый шум генератора тактовых импульсов приводит к ухудшению отношения сигнал/шум (SNR) системы, как будет вкратце рассмотрено ниже.

О ГЕНЕРАТОРЕ ТАКОВЫХ ИМПУЛЬСОВ

В высокопроизводительных системах дискретизации для генерации тактовых импульсов преобразования АЦП (или ЦАП) необходимо использовать кварцевый генератор с низким фазовым шумом, т.к. фазовый шум (jitter) тактового генератора модулирует аналоговый входной/выходной сигнал и увеличивает уровень шума и искажений. Генератор тактовых импульсов должен быть изолирован от шумных цифровых цепей и заземлен и развязан на аналоговой заземляющей поверхности, точно так же как операционные усилители и АЦП.

Действие фазового шума тактового генератора на отношение сигнал/шум (SNR) аналогово-цифрового преобразователя выражается следующей приближительной формулой:

$$\text{SNR} = 20 \cdot \log_{10} \left[\frac{1}{2\pi f t_j} \right]$$

где SNR – это отношение сигнал/шум идеального АЦП с бесконечным разрешением, в котором единственным источником шума является шум, вызванный фазовым шумом тактового генератора со среднеквадратичным значением t_j . Обратите внимание, что f в приведенном уравнении означает частоту аналогового входного сигнала. Приведем простой пример. Пусть среднеквадратичное значение $t_j = 50$ пс, $f = 100$ кГц, тогда

а

отношение сигнал/шум $SNR = 90 \text{ dB}$, что соответствует 15-разрядному динамическому диапазону.

Необходимо отметить, что t_j в приведенном уравнении – это корень из суммы квадратов величин фазового шума внешнего тактового генератора и фазового шума внутренних тактовых импульсов АЦП (называемого апертурным фазовым шумом). Однако в большинстве высокопроизводительных АЦП внутренний апертурный фазовый шум пренебрежимо мал по сравнению с фазовым шумом генератора тактовых импульсов.

Так как ухудшение соотношения сигнал/шум (SNR) в первую очередь связано с фазовым шумом внешнего тактового генератора, необходимо принять меры для того, чтобы генератор тактовых импульсов был насколько возможно малошумящим и имел наименьший из возможных фазовый шум. Это требует применения кварцевого генератора. Существует ряд производителей миниатюрных кварцевых генераторов с низким уровнем фазового шума (со среднеквадратичным значением менее 5 пс) и с КМОП-совместимым выходом. (Например, MF Electronics, 10 Commerce Dr., New Rochelle, NY 10801, Tel. 914-576-6570.)

В идеале кварцевый тактовый генератор должен находиться на аналоговой заземляющей поверхности в системе с отдельным заземлением. Однако это не всегда возможно по различным причинам. Во многих случаях тактовые импульсы преобразователя необходимо получить из более высокочастотных тактовых импульсов всей системы, которые генерируются на цифровой заземляющей поверхности. Затем эти импульсы должны идти от места их генерации на цифровой заземляющей поверхности к АЦП, находящемуся на аналоговой заземляющей поверхности. Шум между двумя заземляющими поверхностями добавляется непосредственно к тактовому сигналу и приводит к увеличению фазового шума. Этот фазовый шум может ухудшить соотношение сигнал/шум преобразователя, а также вызвать появление нежелательных гармоник. Данное явление иногда можно устранить, если передавать тактовые импульсы как дифференциальный сигнал с помощью либо небольшого высокочастотного трансформатора, как показано на рис. 10.19, либо с помощью быстродействующих интегральных микросхем дифференциального драйвера и приемника. Если используется активный дифференциальный драйвер и приемник, то они должны быть выполнены по технологии ECL, чтобы минимизировать фазовый шум. В системе с однополярным питанием +5 В микросхема ECL-логики может быть включена между шиной земли и питания +5 В (PECL), а сигнал с дифференциальных выходов преобразован для подачи на вход тактовых импульсов АЦП. В любом случае, изначальные тактовые импульсы должны быть генерированы с помощью кварцевого генератора с низким уровнем фазового шума.

а

ПЕРЕДАЧА ТАКТОВЫХ ИМПУЛЬСОВ С ЦИФРОВОЙ ЗАЗЕМЛЯЮЩЕЙ ПОВЕРХНОСТИ НА АНАЛОГОВУЮ

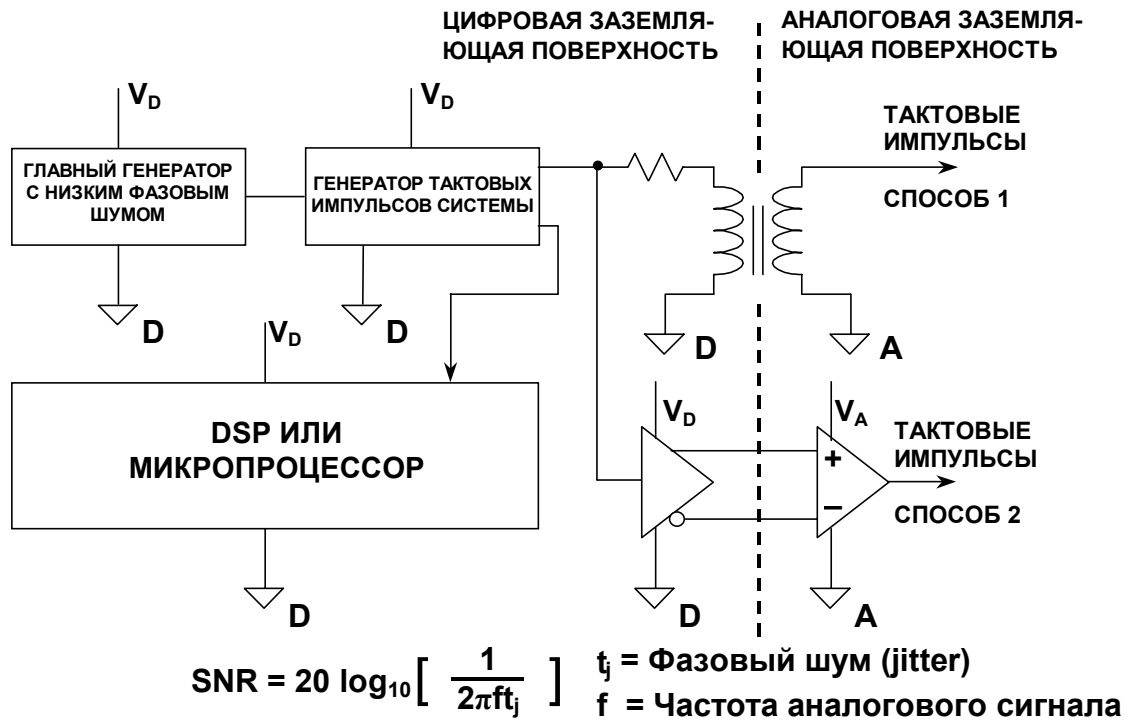


Рис. 10.19

ИСТОЧНИКИ НЕУДАЧ ПРИ ЗАЗЕМЛЕНИИ СИСТЕМЫ СО СМЕШАННЫМИ СИГНАЛАМИ: ПРИМЕНЕНИЕ ОДНОПЛАТНОЙ СХЕМЫ ЗАЗЕМЛЕНИЯ К МНОГОПЛАТНОЙ СИСТЕМЕ

В большинстве технических описаний АЦП, ЦАП и других устройств со смешанными сигналами речь идет о заземлении на единственной печатной плате, обычно оценочной плате, разработанной тем же производителем, что и данная микросхема. Использование этого подхода к многоплатным системам или к системам с несколькими АЦП/ЦАП часто является источником неудач. Обычно рекомендуется разделять заземляющую поверхность печатной платы на аналоговую и цифровую. Далее рекомендуется выводы AGND и DGND преобразователя соединить вместе и соединить аналоговую заземляющую поверхность с цифровой в этой же точке, как показано на рис. 10.20. Это, в сущности, создает в устройстве со смешанными сигналами систему заземления "звезда".

Все шумные цифровые токи протекают от источника "цифрового" питания к цифровой заземляющей поверхности и обратно к "цифровому" источнику, они изолированы от чувствительной аналоговой части платы. Система заземления "звезда" образуется, когда аналоговая и цифровая заземляющие поверхности соединены вместе в той точке, где находится устройство со смешанными сигналами. Хотя этот подход обычно работает в простой системе с одной печатной платой и одним АЦП/ЦАП, он не является оптимальным для многоплатных систем со смешанными сигналами. В системе, имеющей несколько АЦП или ЦАП на различных печатных платах (или на одной, если хотите), аналоговая и цифровая поверхности получают соединенными в нескольких точках, создавая возможность появления контуров заземления и делая систему заземления в одной точке "звездой" невозможной. По этим причинам такой подход к заземлению не

а

рекомендуется для многоплатных систем; для ИС со смешанными сигналами и небольшими цифровыми токами должен использоваться метод, обсужденный выше.

ЗАЗЕМЛЕНИЕ ИС СО СМЕШАННЫМИ СИГНАЛАМИ: ОДНОПЛАТНАЯ СИСТЕМА (ТИПИЧНАЯ ОЦЕНОЧНАЯ/ТЕСТОВАЯ ПЛАТА)

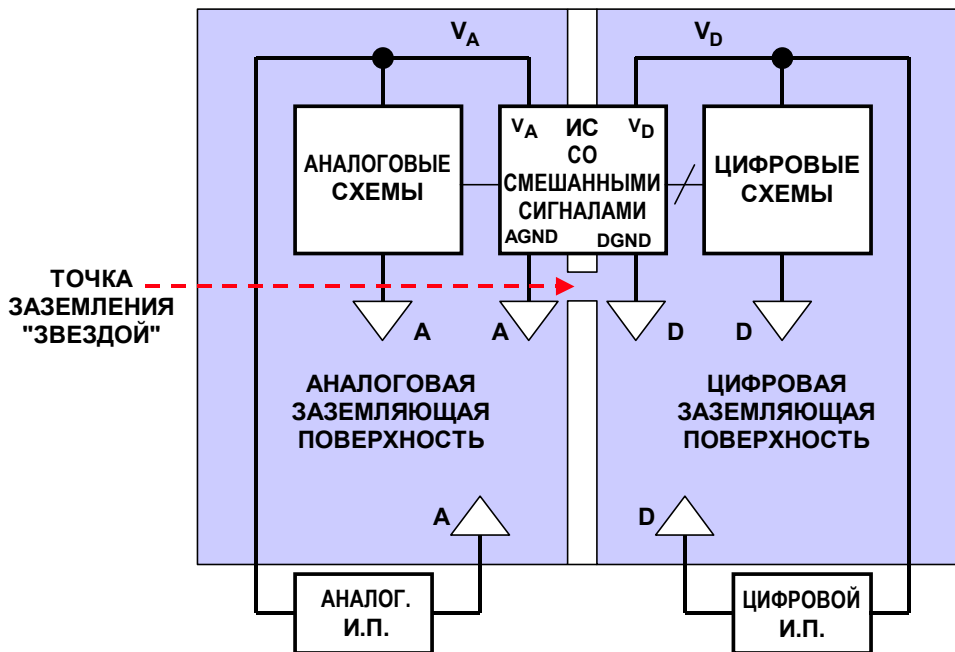


Рис. 10.20

ВЫВОДЫ: ЗАЗЕМЛЕНИЕ УСТРОЙСТВ СО СМЕШАННЫМИ СИГНАЛАМИ И МАЛЕНЬКИМИ ЦИФРОВЫМИ ТОКАМИ В МНОГОПЛАТНЫХ СИСТЕМАХ

Схема на рис. 10.21 обобщает ранее описанный подход к заземлению в устройствах со смешанными сигналами и небольшими цифровыми токами. На аналоговую заземляющую поверхность помехи не проникают, т.к. небольшие импульсные цифровые токи протекают по небольшому контуру между V_D , развязывающим конденсатором и DGND (показано жирной линией). Устройство со смешанными сигналами любого назначения рассматривается как аналоговый компонент. Шум V_N между заземляющими поверхностями уменьшает запас помехоустойчивости в цифровом интерфейсе, но обычно он не вреден, если поддерживать его на уровне менее 300 мВ с помощью низкоимпедансной цифровой заземляющей поверхности на всем пути к точке заземления системы "звездой".

Однако устройства со смешанными сигналами, такие как сигма-дельта АЦП, кодеки и DSP со встроенными аналоговыми функциями, становятся все более и более насыщенными цифровыми схемами. Вместе с дополнительными цифровыми схемами цифровые токи и шумы становятся больше. Например, сигма-дельта АЦП или ЦАП содержат сложный цифровой фильтр, который существенно увеличивает цифровой ток в устройстве. Метод, который был обсужден ранее, заключался в помещении развязывающего конденсатора между V_D и DGND с целью удерживать цифровые токи замкнутыми и изолированными в небольшом контуре. Однако если цифровые токи достаточно большие и имеют постоянную или низкочастотную составляющую, развязывающий конденсатор, возможно, должен будет иметь неприемлемо большую

а

емкость. Любой цифровой ток, который протекает вне контура между V_D и $DGND$, вынужден будет проходить через аналоговую заземляющую поверхность. Это может отрицательно повлиять на работу системы, особенно в системах с высоким разрешением.

ЗАЗЕМЛЕНИЕ ИС СО СМЕШАННЫМИ СИГНАЛАМИ С НЕБОЛЬШИМИ ВНУТРЕННИМИ ЦИФРОВЫМИ ТОКАМИ: МНОГОПЛАТНАЯ СИСТЕМА

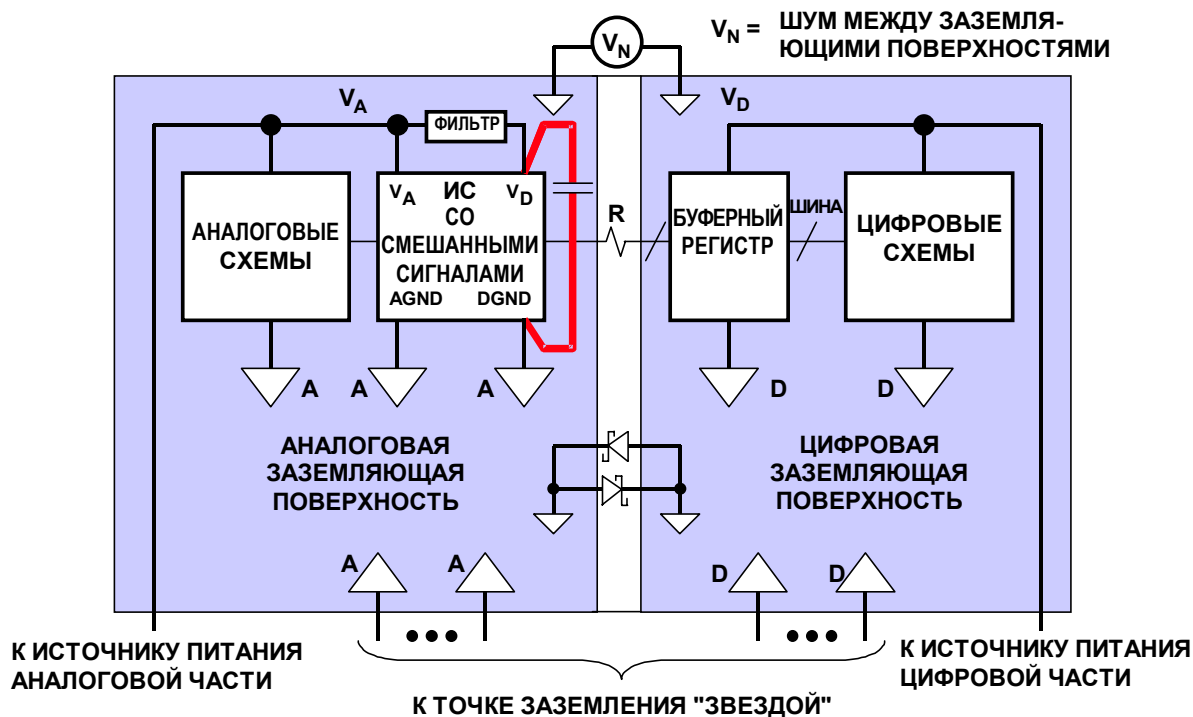


Рис. 10.21

Трудно заранее сказать, какая величина цифрового тока, текущего по аналоговой заземляющей поверхности, будет неприемлема для системы. Все, что мы можем сделать в связи с этим – это предложить альтернативный метод заземления, который, возможно, обеспечит лучшую производительность.

Выводы: ЗАЗЕМЛЕНИЕ УСТРОЙСТВ СО СМЕШАННЫМИ СИГНАЛАМИ С БОЛЬШИМИ ЦИФРОВЫМИ ТОКАМИ В МНОГОПЛАТНОЙ СИСТЕМЕ

Альтернативный метод заземления для устройств со смешанными сигналами и большими цифровыми токами показан на рис. 10.22. Вывод $AGND$ устройства со смешанными сигналами связывается с аналоговой заземляющей поверхностью, а вывод $DGND$ этого устройства связывается с цифровой заземляющей поверхностью. Цифровые токи изолированы от аналоговой заземляющей поверхности, но шум между двумя заземляющими поверхностями прикладывается прямо между выводами $AGND$ и $DGND$ устройства. Чтобы этот метод был успешным, аналоговые и цифровые схемы в устройстве со смешанными сигналами должны быть хорошо изолированы. Шум между выводами $AGND$ и $DGND$ не должен быть настолько большим, чтобы уменьшить запас помехоустойчивости или вызвать нарушение работы внутренних аналоговых схем.

а

ЗАЗЕМЛЕНИЕ ИС СО СМЕШАННЫМИ СИГНАЛАМИ С НЕБОЛЬШИМИ ВНУТРЕННИМИ ЦИФРОВЫМИ ТОКАМИ: МНОГОПЛАТНАЯ СИСТЕМА

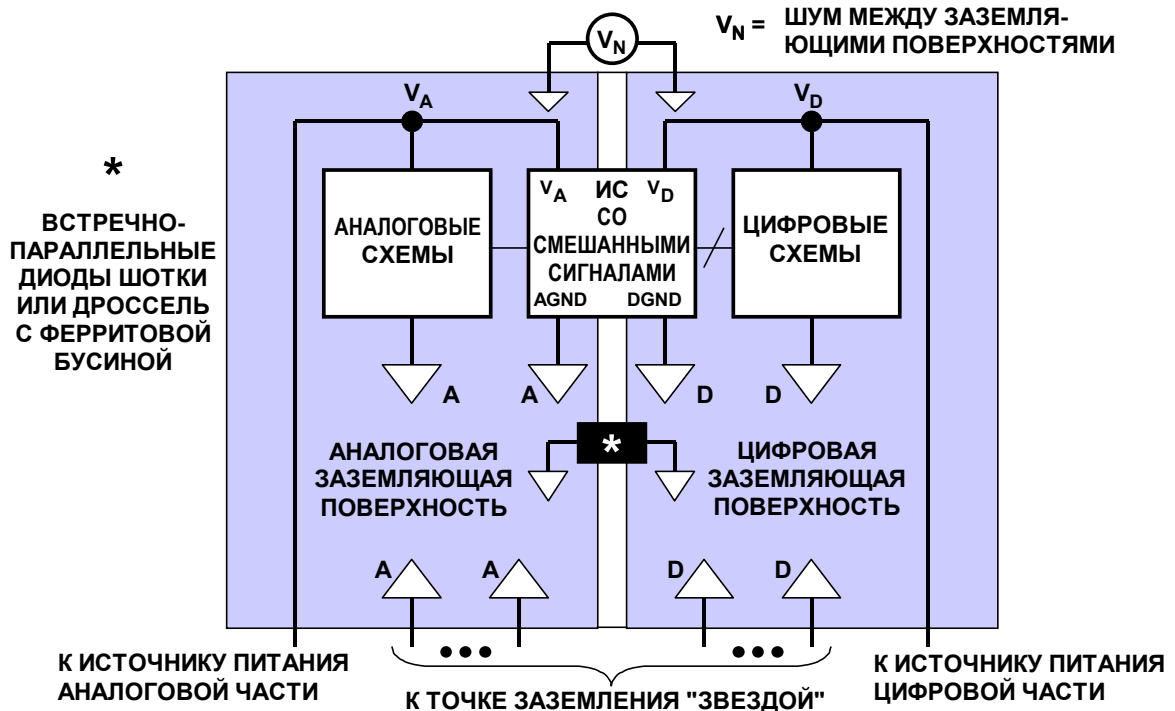


Рис. 10.22

На рис.10.22 показано место возможного включения встречно-параллельных диодов Шоттки или дросселя на ферритовой бусине для соединения аналоговой и цифровой заземляющих поверхностей. Диоды Шоттки предотвращают появление больших постоянных напряжений или низкочастотных выбросов напряжения между двумя поверхностями. Эти напряжения могут даже повредить ИС со смешанными сигналами, если они превысят 300 мВ, потому что они появляются непосредственно между выводами AGND и DGND. Как альтернатива диодам Шоттки дроссель на ферритовой бусинке обеспечивает связь по постоянному току между этими двумя поверхностями, но изолирует их на частотах выше нескольких мегагерц, на которых дроссель-бусинка обретает импеданс. Это защищает ИС от появления постоянного напряжения между выводами AGND и DGND, но связь по постоянному току, обеспечиваемая соединением с ферритовой бусинкой, может привести к появлению нежелательного контура заземления по постоянному току, что может быть неприемлемо для систем высокого разрешения.

ЗАЗЕМЛЕНИЕ ЦИФРОВЫХ ПРОЦЕССОРОВ ОБРАБОТКИ СИГНАЛОВ (DSP) С ВНУТРЕННИМИ СИСТЕМАМИ ФАПЧ

Как и при рассмотрении ИС со смешанными сигналами, где просто заземления AGND и DGND было недостаточно, новые процессоры цифровой обработки сигналов (DSP), такие как ADSP-21160 SHARC со встроенной системой ФАПЧ, увеличивают требования к проектированию заземления. Система ФАПЧ ADSP-21160 позволяет внутреннему генератору ядра (определяющему время выполнения инструкций) работать на частоте в 2, 3 или 4 раза (по выбору) превышающей частоту внешнего генератора CLKIN. CLKIN –

а

это частота, на которой работают синхронные внешние порты. Хотя это позволяет использовать внешний генератор более низкой частоты, нужно быть внимательным при соединении питания и заземления с внутренней системой ФАПЧ, как показано на рис.10.23.

ЗАЗЕМЛЕНИЕ DSP СО ВСТРОЕННОЙ СИСТЕМОЙ ФАЗОВОЙ АВТОПОДСТРОЙКИ ЧАСТОТЫ (ФАПЧ)

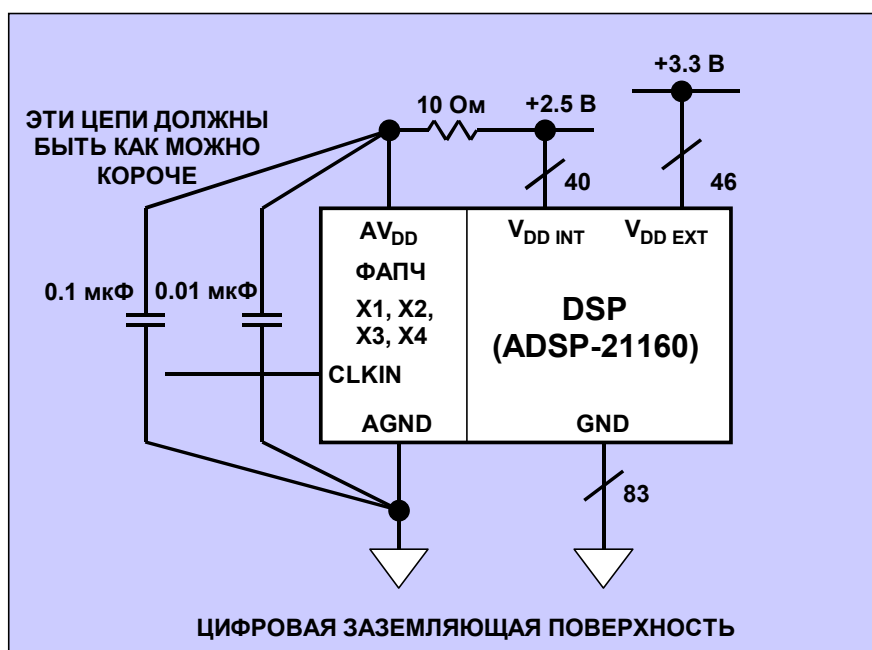


Рис. 10.23

Для предотвращения внутреннего влияния цифровых токов на систему ФАПЧ соединения ФАПЧ с питанием и заземлением производятся отдельно на выводах, отмеченных AV_{DD} и AGND соответственно. Питание AV_{DD} +2.5 В должно получаться от питания V_{DD} INT +2.5 В при помощи фильтрующей цепочки, как показано. Это обеспечивает сравнительно бесшумное питание внутренней системы ФАПЧ. Вывод AGND системы ФАПЧ должен быть соединен с цифровой заземляющей поверхностью печатной платы кратчайшим путем. Развязывающие конденсаторы должны быть помещены также на минимальном расстоянии между выводами AV_{DD} и AGND.

ВЫВОДЫ ПО ЗАЗЕМЛЕНИЮ

Не существует единого метода заземления, гарантирующего 100% оптимальную работу в любом случае. В этом разделе было представлено несколько возможных вариантов, в зависимости от требуемых характеристик отдельных устройств со смешанными сигналами. Они все применимы, однако предусматривают много возможных вариантов разводки печатной платы.

Обязательно хотя бы один слой платы должен быть отведен под заземляющую поверхность! Предварительное размещение компонентов нужно делать так, чтобы обеспечивать непересекающиеся аналоговую и цифровую поверхности, а в нескольких местах должны быть предусмотрены контактные площадки и межслойные переходы для

а

установки встречно-параллельных диодов Шоттки или дросселей с ферритовыми бусинками, если потребуется. Также должны быть предусмотрены контактные площадки и межслойные переходы, чтобы аналоговая и цифровая поверхности могли быть связаны вместе перемычкой если потребуется.

Выводы AGND устройств со смешанными сигналами обычно должны быть соединены с аналоговой заземляющей поверхностью. Исключение из этого правила – цифровые процессоры обработки сигналов (DSP), такие как ADSP-21160 SHARC, в которых имеются внутренние системы фазовой автоподстройки частоты (ФАПЧ). Вывод заземления ФАПЧ отмечен как AGND, но должен быть соединен напрямую с цифровой заземляющей поверхностью для DSP.

КРАТКАЯ ФИЛОСОФИЯ ЗАЗЕМЛЕНИЯ

- **Не существует единого метода заземления, который гарантировал бы 100% результат во всех случаях!**
- **Одного и того же результата можно добиться различными методами.**
- **Хотя бы один слой на каждой плате ДОЛЖЕН быть отведен под заземляющую поверхность!**
- **Делайте предварительную компоновку так, чтобы аналоговая и цифровая заземляющие поверхности были разделены.**
- **Предусмотрите на плате контактные площадки и межслойные переходы для встречно-параллельных диодов Шоттки или, возможно, дросселей с ферритовыми бусинками для соединения заземляющих поверхностей друг с другом.**
- **Предусмотрите устанавливаемые перемычки таким образом, чтобы выводы DGND устройств со смешанными сигналами могли быть связаны с выводами AGND (с аналоговой заземляющей поверхностью) или с цифровой заземляющей поверхностью. (AGND ФАПЧ в DSP должны быть связаны с цифровой заземляющей поверхностью).**
- **Обеспечьте контактные площадки и межслойные переходы для устанавливаемых перемычек таким образом, чтобы аналоговые и цифровые заземляющие поверхности могли быть соединены вместе в нескольких точках на каждой плате.**
- **Следуйте рекомендациям технических описаний по устройствам со смешанными сигналами.**

Рис. 10.24

а

НЕКОТОРЫЕ ОБЩИЕ ПРАВИЛА КОМПОНОВКИ ПЛАТЫ ДЛЯ СИСТЕМ СО СМЕШАННЫМИ СИГНАЛАМИ

Очевидно, что шум может быть минимизирован при тщательной компоновке устройства и при минимизации влияния различных сигналов друг на друга. Аналоговые сигналы высокого и низкого уровней должны быть разделены, и те и другие должны размещаться отдельно от цифровых сигналов. Часто бывает, что в системах с преобразованием сигнала в цифровую форму и обратно сигнал тактовых импульсов (являющийся цифровым сигналом) так же чувствителен к шуму, как любой аналоговый сигнал, но он в то же время способен создавать шум, как и любой цифровой сигнал, поэтому должен быть изолирован как от аналоговых, так и от цифровых систем. Если для выработки тактовых импульсов используется ИС, то только одна частота должна вырабатываться одной ИС. Совмещение тактовых генераторов различной частоты в одной ИС приведет к появлению дополнительного фазового шума и взаимных помех и ухудшит производительность системы.

Заземляющая поверхность может работать как экран, где пересекаются чувствительные сигналы. На рисунке 10.25 показана хорошая компоновка платы сбора данных, где все чувствительные области изолированы друг от друга и пути сигналов укорочены насколько возможно. В тех редких случаях, когда в реальности все так же идеально, этот принцип действует.

АНАЛОГОВЫЕ И ЦИФРОВЫЕ СХЕМЫ ДОЛЖНЫ РАСПОЛАГАТЬСЯ НА ПЕЧАТНОЙ ПЛАТЕ РАЗДЕЛЬНО

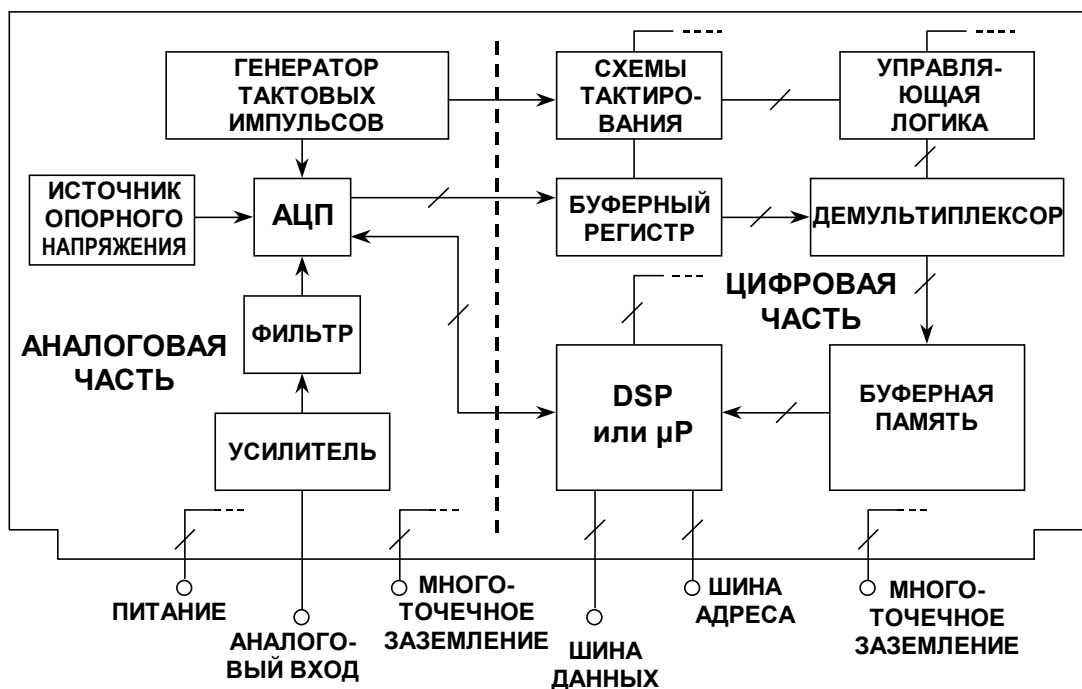


Рис. 10.25

а

Существует ряд важных точек, на которые надо обратить внимание при выполнении соединений питания и сигналов. Во первых, разъем – это одно из мест в системе, где все сигнальные провода должны идти параллельно – значит нужно обязательно перемежать их с проводами заземления (создать электростатический экран), чтобы уменьшить взаимодействие между ними.

Множество выводов заземления важно по еще одной причине: они обеспечивают низкое сопротивление заземления в соединении платы устройства с остальной схемой. Контактное сопротивление одного вывода соединителя печатной платы достаточно низкое (порядка 10 мОм) когда плата новая, когда же плата стареет, сопротивление контактов может увеличиться, и работа платы может быть нарушена. Поэтому очень рекомендуется использовать дополнительные контакты разъема печатной платы так, чтобы было достаточно много соединений заземления (хотя бы 30-40% от всех контактов разъема печатной платы должны быть контактами заземления). По тем же причинам должно быть несколько контактов для каждого соединения питания, хотя, конечно, не так много, как контактов заземления.

Изготовители высокопроизводительных ИС со смешанными сигналами, такие как Analog Devices, предлагают оценочные платы для того, чтобы помочь заказчикам в их предварительных разработках и компоновке. Оценочные платы АЦП обычно содержат генератор тактовых импульсов с низким фазовым шумом, выходные регистры и необходимые соединения питания и сигналов. Они также могут содержать дополнительные вспомогательные схемы, такие как входной буферный усилитель и внешний источник опорного напряжения.

Компоновка оценочной платы оптимизируется по условиям заземления, развязки и разводки сигналов, и может служить образцом при компоновке платы АЦП в устройстве. Обычно получить разводку такой оценочной платы можно у производителя АЦП в формате САПР (Gerber). Во многих случаях разводка различных слоев показана в технической документации на устройство.

a

СПИСОК ЛИТЕРАТУРЫ ПО ЗАЗЕМЛЕНИЮ:

1. William C. Rempfer, *Get All the Fast ADC Bits You Pay For*, **Electronic Design, Special Analog Issue**, June 24, 1996, p.44.
2. Mark Sauerwald, *Keeping Analog Signals Pure in a Hostile Digital World*, **Electronic Design, Special Analog Issue**, June 24, 1996, p.57.
3. Jerald Grame and Bonnie Baker, *Design Equations Help Optimize Supply Bypassing for Op Amps*, **Electronic Design, Special Analog Issue**, June 24, 1996, p.9.
4. Jerald Grame and Bonnie Baker, *Fast Op Amps Demand More Than a Single-Capacitor Bypass*, **Electronic Design, Special Analog Issue**, November 18, 1996, p.9.
5. Walt Kester and James Bryant, *Grounding in High Speed Systems*, **High Speed Design Techniques**, Analog Devices, 1996, Chapter 7, p. 7-27.
6. Jeffrey S. Pattavina, *Bypassing PC Boards: Thumb Your Nose at Rules of Thumb*, **EDN**, Oct. 22, 1998, p.149.
7. Henry Ott, **Noise Reduction Techniques in Electronic Systems, Second Edition**, New York, John Wiley and Sons, 1988.
8. Howard W. Johnson and Martin Graham, **High-Speed Digital Design**, PTR Prentice Hall, 1993.
9. Paul Brokaw, *An I.C. Amplifier User's Guide to Decoupling, Grounding and Making Things Go Right for a Change*, Application Note, Analog Devices, Inc., <http://www.analog.com>.
10. Walt Kester, *A Grounding Philosophy for Mixed-Signal Systems*, **Electronic Design Analog Applications Issue**, June 23, 1997, p. 29.
11. Ralph Morrison, **Grounding and Shielding Techniques**, Fourth Edition, John Wiley, 1998.
12. Ralph Morrison, **Solving Interference Problems in Electronics**, John Wiley, 1995.
13. C. D. Motchenbacher and J. A. Connelly, **Low Noise Electronic System Design**, John Wiley, 1993.
14. Crystal Oscillators: MF Electronics, 10 Commerce Drive, New Rochelle, NY, 10801, 914-576-6570.
15. Mark Montrose, **EMC and the Printed Circuit Board**, IEEE Press, 1999 (IEEE Order Number PC5756).

а

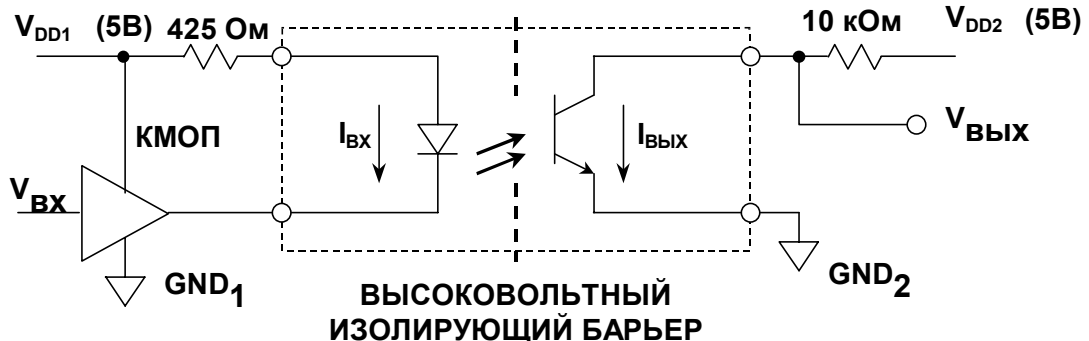
МЕТОДЫ ИЗОЛЯЦИИ ЦИФРОВЫХ СИГНАЛОВ

Уолт Кестер

Одним из средств размыкания паразитных контуров заземления является использование изолирующих методов. Аналоговые изолирующие усилители часто находят применение там, где требуется высокая степень изоляции, например, в медицинском оборудовании. Методы цифровой изоляции обеспечивают надежный способ передачи цифрового сигнала через интерфейс, не вызывающий помех на заземлении.

Оптопары (также называемые оптронами) используются весьма широко и выпускаются различных видов и в различных корпусах. Типичная оптопара, содержащая светодиод (LED) и фототранзистор показана на рис.10.26. Ток величиной приблизительно 10 мА течет через светодиодный излучатель; излучаемый свет принимается фототранзистором. Света, производимого светодиодом, достаточно, чтобы привести фототранзистор в состояние насыщения. Обычно обеспечивается изоляция на напряжение до 5000–7000 В. Хотя оптопары прекрасно подходят к цифровым сигналам, они слишком нелинейны для большинства аналоговых применений. Кроме того, необходимо понимать, что т.к. фототранзистор работает в режиме насыщения, время нарастания и спада может быть порядка 10-20 мкс в медленных оптопарах, таким образом их применение на высоких скоростях ограничено.

ИЗОЛЯЦИЯ ЦИФРОВОГО СИГНАЛА С ПОМОЩЬЮ СВЕТОДИОДНО-ТРАНЗИСТОРНОЙ ОПТОПАРЫ



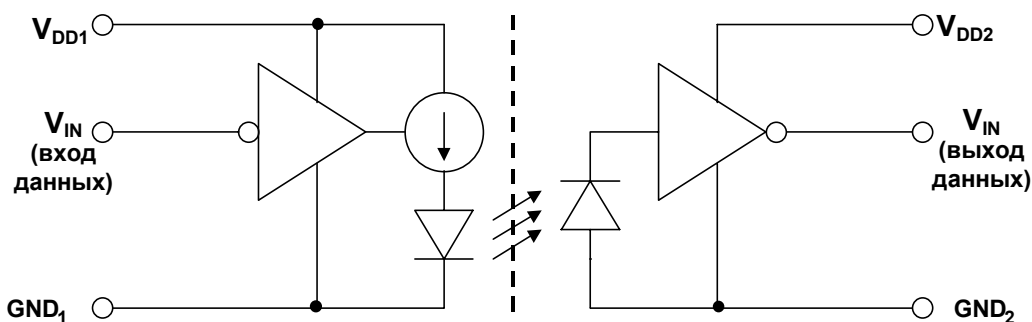
- Для передачи сигнала через высоковольтный барьер используется свет
- Излучателем является светодиод, а приемником – фототранзистор
- Изоляция рассчитана на высокое напряжение: от 5000 В до 7000 В
- Устройство нелинейно – подходит для цифрового или частотного сигнала
- Время нарастания и спада в медленных оптопарах может составлять 10-20 мкс
- Пример: Siemens ILQ-1 Quad (<http://www.siemens.com>)

Рис.10.26

а

Более быстродействующая архитектура показана на рис. 10.27, она основана на применении светодиода (LED) и фотодиода. LED и здесь управляется током величиной приблизительно 10 мА. Это обеспечивает выход света, генерирующий ток в получающем фотодиоде, достаточный для образования достоверно высокого логического уровня на выходе усилителя. Скорость может сильно отличаться у различных оптопар, самые быстрые обычно имеют типичную задержку на прохождение 20 нс (максимум 40 нс) и могут обеспечивать скорость данных до 25 МВд. Это соответствует рабочей частоте 12.5 МГц для прямоугольных колебаний и длительности минимально возможного проходящего импульса 40 нс.

ИЗОЛЯЦИЯ ЦИФРОВОГО СИГНАЛА С ПОМОЩЬЮ СВЕТОДИОДНО-ФОТОДИОДНОЙ ОПТОПАРЫ



- Напряжение питания +5 В
- Допустимое напряжение между входом и выходом 2500 В
- Частота цифрового сигнала: максимум 12.5 МГц
- Максимальная скорость данных 25 МВд
- Максимальная задержка на прохождение 40 нс
- Типичное время нарастания/спада 9 нс
- Пример: Agilent HCPL-7720
- (<http://www.semiconductor.agilent.com>)

Рис.10.27

Микросхемы ADuM1100A и ADuM1100B – это цифровые изоляторы, работа которых основана на технологии изоляции Analog Devices μ mIsolation™. Сочетая в себе высокоскоростную КМОП-схему и монолитный трансформатор без сердечника, эти изолирующие компоненты обеспечивают более высокие рабочие характеристики, чем обычные оптопары, описанные выше.

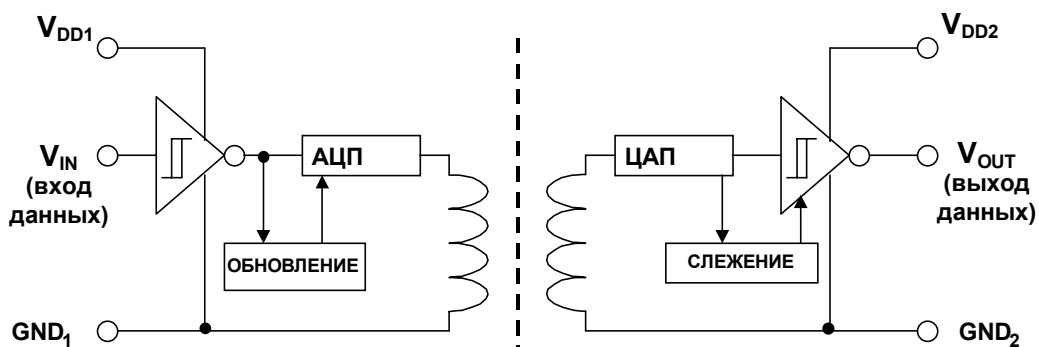
ИС ADuM1100A и ADuM1100B, выпускающиеся совместимыми по выводам с существующими высокоскоростными оптопарами для обеспечения возможной замены, поддерживают скорость данных 25 МВд и 100 МВд соответственно. Функциональная схема этих устройств показана на рис. 10.28.

ADuM1100A и ADuM1100B работают при напряжении питания либо 3.3 В, либо 5 В, имеют задержку на прохождение меньше 10 нс, асимметрию фронта импульса меньше

а

2 нс, время нарастания/спада меньше 2 нс. Они работают при очень низком энергопотреблении, ток покоя составляет менее 600 мкА (сумма с излучающей и приемной сторон) и динамическом токе менее 230 мкА на 1 МВд скорости передачи данных. В отличие от обычного трансформатора эти устройства обеспечивают корректную передачу постоянного тока с помощью патентованной схемы обновления, которая постоянно корректирует выходной сигнал.

ЦИФРОВЫЕ ИЗОЛЯТОРЫ ADuM1100A/ADuM1100B



- Напряжение питания +5 В/+3.3 В
- Допустимое напряжение между входом и выходом 2500 В
- Максимальная скорость данных 25 МВд (ADuM1100A)
- Максимальная скорость данных 100 МВд (ADuM1100B)
- Максимальная задержка на прохождение 10 нс
- Типичное время нарастания/спада 2 нс
- Совместимость по выводам с наиболее популярными оптопарами

Рис.10.28

Микросхемы цифровых изоляторов семейства AD260/AD261 могут пропускать пять цифровых сигналов от/к высокоскоростным процессорам обработки сигналов (DSP), микроконтроллерам или микропроцессорам. Микросхема AD260, кроме того, содержит 1.5-ваттный трансформатор для внешней схемы преобразования постоянного тока; изоляция трансформатора рассчитана на 3.5 кВ.

Каждый канал AD260 может передавать цифровые сигналы с частотой до 20 МГц (40 МВд) с задержкой распространения всего 14 нс, что обеспечивает очень высокую скорость передачи данных. Симметрия выходных импульсов обеспечивается в пределах ± 1 нс относительно входных, так что ИС AD260 может быть использована для изоляции сигнала широтно-импульсного модулятора (ШИМ).

Упрощенная схема одного канала ИС AD260/AD261 показана на рис.10.29. Входной сигнал проходит через триггер Шмитта, через D-триггер ("защелку") и специальную преобразующую схему, которая дифференцирует фронты цифрового входного сигнала и управляет первичной обмоткой соответствующего трансформатора сигналом "установить высокий/установить низкий". Вторичная обмотка изолирующего

а

трансформатора управляет приемником с помощью того же сигнала "установить высокий/установить низкий", а приемник восстанавливает исходную форму логического сигнала. Внутренняя схема опрашивает все входы приблизительно каждые 5 мкс и при отсутствии изменений логических уровней передает соответствующие сигналы "установить высокий/установить низкий" через интерфейс. Таким образом, время восстановления из состояния сбоя или при включении питания составляет 5-10 мкс.

Трансформатор питания (присутствующий в ИС AD260) спроектирован для работы на частотах 150-250 кГц и без труда обеспечивает изолированное питание мощностью более 1 Вт при подключении к мостовой схеме (работающей при напряжении питания 5 В) на стороне передатчика. Различные отводы трансформатора, выпрямитель и схемы стабилизаторов обеспечивают комбинацию напряжений ± 5 , 15, 24 В или даже 30 В и выше. Если трансформатор управляется 5-вольтовой мостовой схемой с низким падением напряжения, то на всей вторичной обмотке размах напряжения будет составлять 37 В от пика до пика.

ЦИФРОВЫЕ ИЗОЛЯТОРЫ AD260/AD261

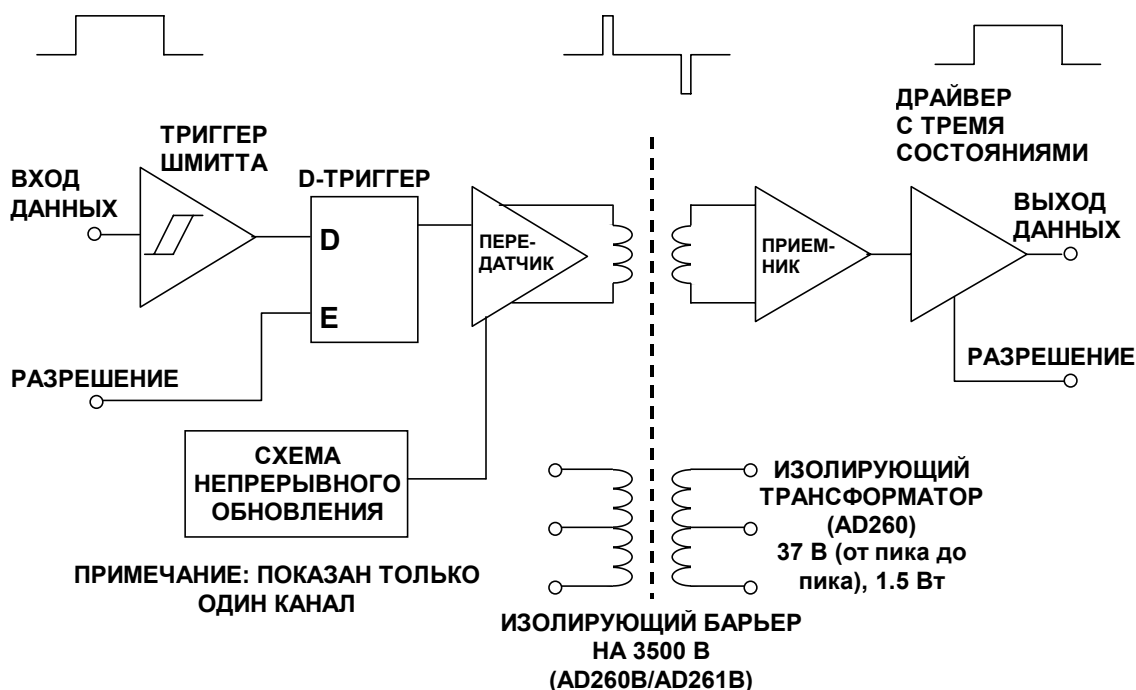


Рис. 10.29

а

ОСНОВНЫЕ ХАРАКТЕРИСТИКИ ЦИФРОВЫХ ИЗОЛЯТОРОВ AD260/AD261

- Изоляция испытана на напряжение 3500 В (AD260B/AD261B)
- 5 изолированных цифровых линий в 6 конфигурациях входов/выходов
- Частота логического сигнала: 20 МГц макс
- Скорость передачи данных: 40 MBd макс
- Изолированный трансформатор питания: 37 в р-р, 1.5 Вт (AD260)
- Симметрия волны при передаче сигнала: ± 1 нс
- Задержка распространения: 14 нс
- Время нарастания/спада меньше 5 нс

Рис 10.30

СНИЖЕНИЕ ШУМОВ И ФИЛЬТРАЦИЯ НАПРЯЖЕНИЯ ИСТОЧНИКА ПИТАНИЯ

Уолт Джанг, Уолт Кестер, Билл Честнат

Прецизионные аналоговые схемы обычно питаются от источника с хорошим линейным стабилизатором с низким уровнем шума. Однако за последние 10 лет в электронных схемах стали гораздо чаще использоваться импульсные источники (ИИП), и как следствие, они стали использоваться также для питания аналоговых схем. Причины их популярности – высокий КПД, малое повышение температуры, небольшой размер и вес.

Несмотря на эти преимущества, ИИП имеют отрицательные стороны, и самое главное – большой уровень помех на выходе. Эти помехи обычно занимают широкую полосу частот, проявляются в проводимых и излучаемых шумах, а также в нежелательных электрических и магнитных полях. Напряжение выходного шума ИИП представляет собой короткие импульсы или пики напряжения. Хотя значение частоты переключения лежит в пределах 20 кГц-1 МГц, выбросы могут содержать частотные компоненты, достигающие 100 МГц и выше. В спецификации на ИИП обычно указано значение среднеквадратичного напряжения шума, но как потребитель вы должны также знать амплитуду выбросов при определенной нагрузке, соответствующей вашей системе.

В данной главе рассматриваются приемы фильтрации постоянного напряжения со сравнительно небольшими потерями для доведения качества напряжения на выходе ИИП до уровня *пригодного для аналоговых устройств*, то есть достаточно "тихого" для прецизионных аналоговых схем. Рассмотренные схемные решения фильтров обычно подходят для всех типов источников питания, использующих импульсные элементы в тракте питания. Это относится и к различным преобразователям постоянного напряжения (DC-DC), и к распространенным источникам питания на напряжение 5 В (компьютерным).

Чтобы понять, как шум источника питания действует на аналоговые схемы и системы, необходимо понимание процессов электромагнитного взаимодействия. В каждом случае,

а

связанном с помехами, имеется свой *источник, путь и место воздействия* (Приложение 1). В целом, существуют 3 метода борьбы с помехами. Во-первых, излучение источника может быть уменьшено с помощью надлежащей разводки, управления временем нарастания импульса, фильтрации и грамотного заземления. Во-вторых, пути проведения и излучения должны быть устранены посредством физического разделения и экранирования. В-третьих, помехоустойчивость объекта воздействия может быть улучшена благодаря фильтрации сигналов и напряжения питания, контролю уровня импеданса, балансу импеданса и использованию дифференциальных технологий для подавления нежелательных синфазных сигналов. Этот раздел посвящен уменьшению уровня шума питания посредством внешних дополнительных фильтров.

Средства, применяемые для борьбы с высокочастотными шумами ИИП, перечислены на рис. 10.31. Они различаются по электрическим характеристикам, а также по их эффективности по части уменьшения шума, и перечислены приблизительно в порядке предпочтения. Из этих средств катушки индуктивности и конденсаторы и являются наиболее действенными фильтрующими элементами, они наиболее выгодны по соотношению цена/эффективность, а также невелики по размеру.

СРЕДСТВА ПОНИЖЕНИЯ ШУМА ИМПУЛЬСНОГО СТАБИЛИЗАТОРА

- **Конденсаторы**
- **Катушки индуктивности**
- **Дроссели с ферритовыми бусинами**
- **Резисторы**
- **Линейный пост-стабилизатор**
- **Надлежащее размещение и заземление**
- **Физическое разделение с чувствительными аналоговыми схемами**

Рис 10.31

Конденсаторы, пожалуй, самые важные компоненты фильтра для ИИП. Существует много различных типов конденсаторов, и совершенно необходимо разбираться во всех их характеристиках для того, чтобы сконструировать на практике хороший фильтр питания. Существует три больших класса конденсаторов, используемых в фильтрах на частотах 10 кГц-100 МГц, различающихся по типу диэлектрика: *электролитические, пленочные органические* и *керамические*. Эти типы могут в свою очередь делиться на подклассы. Кратко основные характеристики конденсаторов приведен в таблице на рис.10.32

а

ТИПЫ КОНДЕНСАТОРОВ

	Алюминиевые электролитические (общего применения)	Алюминиевые электролитические (для импульсных схем)	Танталовые электролитические	OS-CON электролитические	Полиэстеровые (в виде пачки)	Керамический (многослойный)
Емкость	100 мкФ	120 мкФ	120 мкФ	100 мкФ	1 мкФ	0.1 мкФ
Рабочее напряжение	25 В	25 В	20 В	20 В	400 В	50 В
Эквивалентное последовательное сопротивление (ESR)	0.6 Ом на частоте 100 кГц	0.18 Ом на частоте 100 кГц	0.12 Ом на частоте 100 кГц	0.02 Ом на частоте 100 кГц	0.11 Ом на частоте 1 МГц	0.12 Ом на частоте 1 МГц
Рабочая частота (*)	≈ 100 кГц	≈ 500 кГц	≈ 1 МГц	≈ 1 МГц	≈ 10 МГц	≈ 1 ГГц

(*) Максимальная рабочая частота сильно зависит от емкости и конструкции конденсатора

Рис.10.32

Какой бы диэлектрик не применялся, основная составляющая потеря в конденсаторе выражается через эквивалентное последовательное сопротивление (ESR), это – суммарное паразитное сопротивление конденсатора. ESR ограничивает эффективность фильтра и требует особого внимания, т.к. в некоторых типах конденсаторов ESR может изменяться в зависимости от частоты и температуры. Другая составляющая, понижающая качество конденсатора, – эквивалентная последовательная индуктивность (ESL). Индуктивностью ESL определяется частота, на которой полная характеристика импеданса конденсатора переходит от емкостной к индуктивной. Эта частота разная – от 10 кГц в некоторых электролитических конденсаторах до 100 МГц или даже больше в керамических конденсаторах для поверхностного монтажа (SMD). ESR и ESL минимизированы в безвыводных компонентах. Все упомянутые типы конденсаторов доступны в исполнении для поверхностного монтажа (SMD), которое предпочтительно для высокоскоростных устройств.

Конденсаторы из семейства электролитических являются прекрасным, эффективным по стоимости низкочастотным компонентом фильтра по причине широкого диапазона значений емкости, большого отношения емкости к объему и широкому диапазону рабочих напряжений. В семейство входит алюминиевый электролитический конденсатор общего применения, который работает при напряжении от 10 В до 500 В, и имеет емкость от 1 до несколько тысяч мкФ. Все конденсаторы этого типа полярные и не могут выдерживать без повреждения более 1 В обратного напряжения. Они также имеют относительно большие токи утечки (до десятков мкА, этот параметр сильно зависит от особенностей конструкции).

В семейство электролитов входят танталовые конденсаторы, обычно рассчитанные на напряжение 100 В и ниже, с емкостью до 500 мкФ (Приложение 3). Танталовые конденсаторы имеют большее значение отношения емкости к объему, чем электролитические конденсаторы общего назначения, и имеют более высокий диапазон частот и низкое значение ESR. Обычно они дороже, чем стандартные электролитические конденсаторы, и должны использоваться с осторожностью, с учетом скорости нарастания и пульсаций тока.

а

Алюминиевые электролитические конденсаторы имеют подвид импульсных конденсаторов, который разработан для работы с большим импульсным током на частотах до нескольких сотен кГц и имеют небольшие потери. (Приложение 4). Конденсаторы этого типа конкурируют с танталовыми в высокочастотных фильтрах, имея преимущество в виде более широкого диапазона емкостей.

Более специализированные алюминиевые высокоэффективные конденсаторы типа OS-CON содержат органический полупроводниковый электролит (Приложение 5). Такие конденсаторы имеют значительно более низкое значение ESR и более широкий диапазон частот, чем другие электролитические конденсаторы, и к тому же у них имеется свойство – не слишком снижается значение ESR при низких температурах.

Пленочные конденсаторы имеют очень широкий диапазон значений емкости и разновидностей диэлектриков, в том числе полиэстер, поликарбонат, полипропилен и полистирол. Из-за малой диэлектрической проницаемости этих материалов размеры данных конденсаторов довольно велики; так, например, конденсатор с полиэстеровым диэлектриком на 10 мкФ/50 В имеет размер с ладонь. Металлизированные электроды (по сравнению с электродами из фольги) способствуют уменьшению размеров, но даже конденсаторы с самой высокой диэлектрической постоянной среди конденсаторов этого типа (полиэстер, поликарбонат) все же больше по размеру, чем любой электролитический, даже при использовании самой тонкой пленки с самым низким номинальным напряжением (50 В). Хотя пленочные конденсаторы имеют очень низкие диэлектрические потери, этот фактор не обязательно является преимуществом на практике для фильтра ИИП. Например, ESR в пленочных конденсаторах может быть даже менее 10 мОм, и их свойства в том, что касается добротности, очень хорошие. Но на практике это может вызвать нежелательные резонансные явления в фильтрах, там, где требуется затухание.

Пленочные конденсаторы с конструкцией в виде многослойного рулона могут обладать индуктивностью. Это может уменьшить их эффективность при высокочастотной фильтрации. Разумеется, только неиндуктивные пленочные конденсаторы могут быть использованы в фильтрах ИИП. Один из специфических неиндуктивных типов конденсатора – это многослойный, где пластины конденсатора вырезаны как небольшие слоистые прямые кусочки из большого намотанного барабана, состоящего из слоев диэлектрика/проводника. Эта технология привлекательна низкой индуктивностью конденсаторов (см. Приложение 4,5,6). Очевидно, для лучшей эффективности на высокой частоте длина выводов должна быть минимальной. Также выпускаются конденсаторы с поликарбонатной пленкой, рассчитанные на высокие токи, специально разработанные для ИИП, с различными низкоиндуктивными выводами для уменьшения значения индуктивности ESL. (Приложение 7).

В зависимости от электрических параметров и физических размеров, пленочные конденсаторы могут применяться на частотах до 10 МГц и даже выше. На самых высоких частотах могут применяться только многослойные конденсаторы. Некоторые производители сейчас выпускают пленочные конденсаторы безвыводной конструкции для поверхностного монтажа (SMD), что устраняет проблему индуктивности выводов.

На частоте выше нескольких МГц обычно используют керамические конденсаторы из-за их компактных размеров, низких потерь и наличия номиналов до нескольких мкФ при использовании диэлектрика с высокой диэлектрической проницаемостью (X7R и Z5U), с номинальным напряжением до 200 В (см. серию керамических конденсаторов в приложении 3). В конденсаторах типа NP0 (также обозначаемых COG) используется диэлектрик с низкой диэлектрической проницаемостью, они имеют нулевой температурный коэффициент емкости (ТКЕ) плюс низкий коэффициент зависимости емкости от приложенного напряжения (по сравнению с менее стабильными конденсаторами с высоким значением диэлектрической проницаемости). Значения

а

емкостей конденсаторов типа NP0 ограничены величиной 0.1 мкФ и ниже, обычно на практике менее 0.01 мкФ.

Многослойные керамические "чипы-конденсаторы" очень популярны для развязки и фильтрации на частотах 10 МГц и выше, т.к. их очень низкая индуктивность обеспечивает почти оптимальное прохождение радиочастотных сигналов. Керамические чип-конденсаторы с меньшими значениями емкости имеют рабочий диапазон частот до 1 ГГц. Для применения на высоких частотах правильный выбор заключается в выборе конденсатора, который имеет собственную резонансную частоту *более высокую*, чем самая высокая частота, которая имеется в данной цепи.

Все конденсаторы имеют некоторое конечное значение эквивалентного последовательного сопротивления ESR. В некоторых случаях ESR может даже способствовать подавлению резонансных пиков в фильтрах, обеспечивая некоторое затухание. Например, для большинства электролитических конденсаторов область последовательного резонанса можно найти на графике зависимости импеданса от частоты. Это происходит там, где $|Z|$ падает до минимального уровня, почти равного ESR конденсатора на этой частоте. Данный низкодобротный резонанс может обычно покрывать относительно большой диапазон частот в несколько октав. По сравнению с очень высокодобротными острыми резонансными пиками пленочных и керамических конденсаторов, поведение электролитов может быть полезно при подавлении резонансных явлений.

В большинстве электролитических конденсаторов значение ESR заметно увеличивается при низких температурах, примерно в 4-6 раз при изменении температуры от комнатной до -55°C . В схемах, для которых значение ESR критично, это может вызвать сбой. Для решения этой проблемы существуют некоторые специальные типы электролитических конденсаторов, например у конденсаторов типа HFQ значение ESR на частоте 100 кГц при -10°C возрастает не более чем в 2 раза по сравнению со значением при комнатной температуре. Электролитические конденсаторы типа OSCON также имеют достаточно пологие характеристики зависимости ESR от температуры.

Как было замечено, все конденсаторы имеют паразитные свойства, которые ограничивают их эффективность. Эквивалентная электрическая схема, описывающая реальный конденсатор, моделирует ESR, ESL, основную емкость плюс некоторое шунтирующее сопротивление (см. рис. 10.33). Импеданс реального конденсатора на низких частотах почти чисто емкостной. На средних частотах его импеданс определяется значением ESR, например, для ряда типов, около 0.12–0.4 Ома на частоте 125 кГц. На частотах, превышающих значение примерно 1 МГц, этот конденсатор становится индуктивным, в импедансе доминирует эффект ESL. У всех электролитических конденсаторов кривые изменения импеданса близки по форме к изображенной на рис. 10.34. Минимальный импеданс будет изменяться в зависимости от значения ESR, а диапазон индуктивного импеданса зависит от величины ESL (которая, в свою очередь, сильно зависит от конструкции корпуса).

а

ЭКВИВАЛЕНТНАЯ СХЕМА КОНДЕНСАТОРА И ЕГО ОТВЕТ НА ИМПУЛЬСНОЕ ВОЗДЕЙСТВИЕ

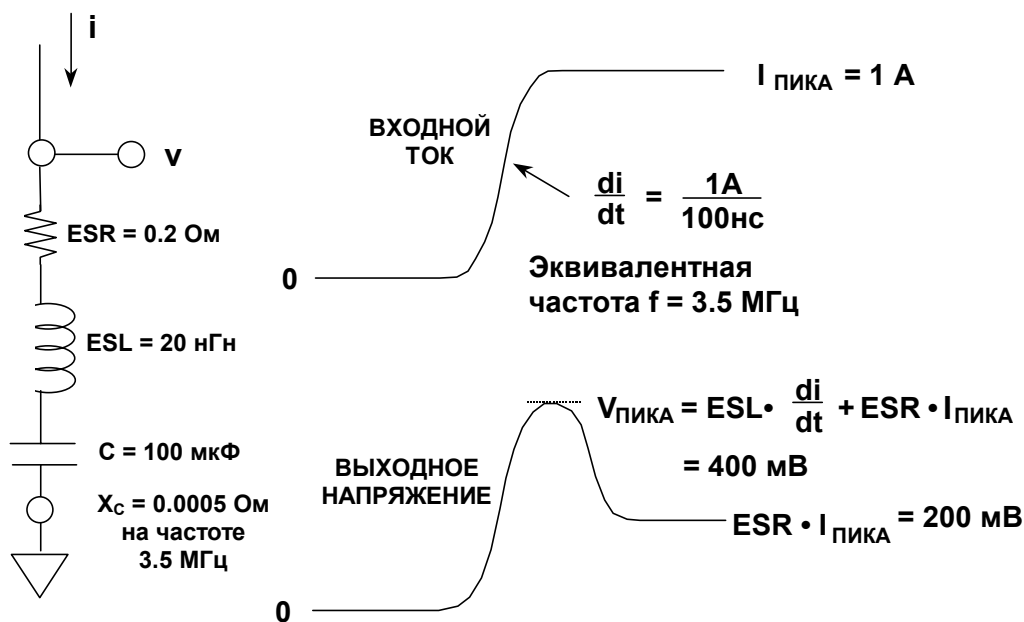


Рис. 10.33

ЗАВИСИМОСТЬ ИМПЕДАНСА ЭЛЕКТРОЛИТИЧЕСКОГО КОНДЕНСАТОРА ОТ ЧАСТОТЫ

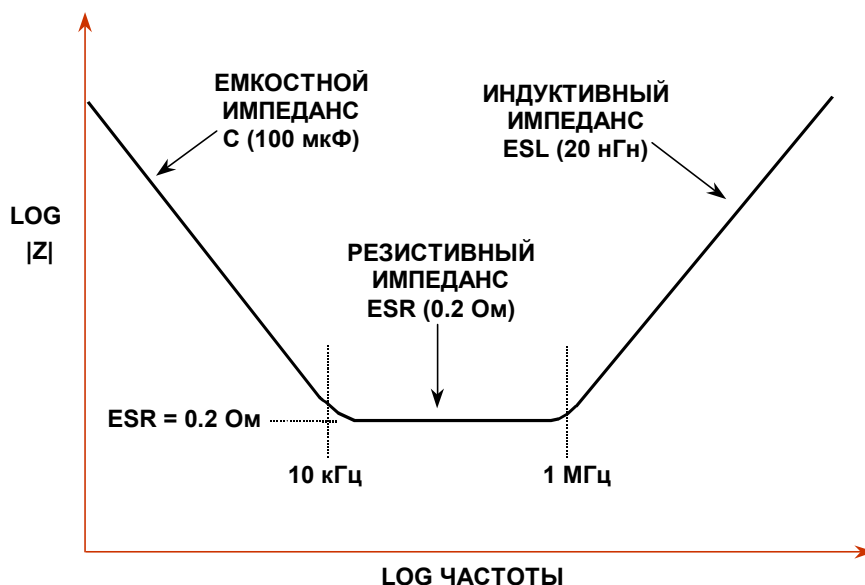


Рис. 10.34

Что касается катушек индуктивности, в фильтрах источников питания очень часто применяются *ферриты* – непроводящая керамика, производимая из оксидов никеля, цинка, марганца и других соединений (Приложение 9). На низких частотах (меньше

а

100 кГц), катушки с ферритовыми сердечниками обладают индуктивностью, поэтому они полезны в низкочастотных LC фильтрах. На частотах более 100 кГц импеданс катушки с ферритовым сердечником становится резистивным, что важно для разработки высокочастотных фильтров. Импеданс индуктивностей с ферритовыми сердечниками является функцией материала, диапазона рабочих частот, постоянного тока смещения, числа витков, размера, формы и температуры. В таблице на рис. 10.35 перечислены основные свойства феррита, а на рис.10.36 показаны характеристики импеданса некоторых дросселей с ферритовыми сердечниками фирмы Fair-Rite (<http://www.fair-rite.com>).

Несколько производителей ферритов предлагают большой выбор ферритовых материалов самой различной формы. (см. Приложение 10 и 11). Наипростейшая форма – *бусинка* из ферритового материала, ферритовый цилиндр, который просто надевается на вывод питания для развязки. Также имеются ферритовые бусинки с выводами – это та же бусинка, уже установленная на кусочек провода и используемая как компонент (см. Приложение 11). Более сложные бусинки имеют много продольных каналов в цилиндре для улучшения развязки; существуют и другие варианты. Также существуют бусинки с выводами для монтажа на поверхность (SMD).

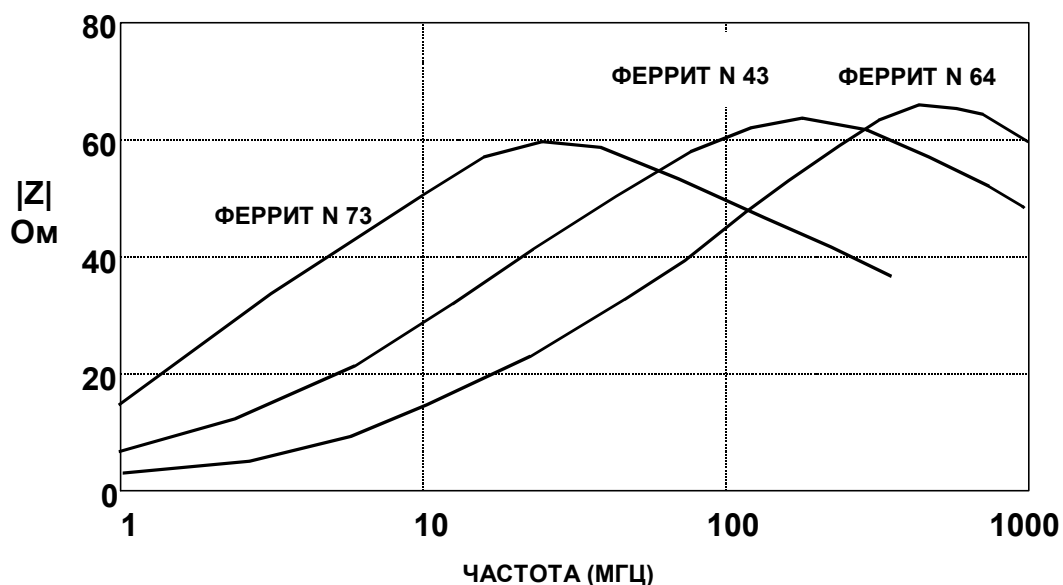
ФЕРРИТЫ НЕОБХОДИМЫЕ ДЛЯ ВЫСОКОЧАСТОТНЫХ ФИЛЬТРОВ

- Ферриты эффективны на частотах выше 25 кГц
- Существуют ферритовые дроссели разных размеров и форм, в том числе в виде резистора с выводами
- Импеданс ферритового дросселя на высоких частотах преимущественно резистивный, что идеально для фильтра ВЧ
- Небольшие потери на постоянном токе: сопротивление провода, проходящего через феррит, очень невелико
- Существуют варианты с большим током насыщения
- Выбор зависит от:
 - ◆ Источника и частоты помех
 - ◆ Требуемого на частоте помех сопротивления
 - ◆ Окружения: температуры, напряженности постоянного и переменного поля, имеющегося свободного места
- Всегда тестируйте проектируемое!

Рис. 10.35

а

ИМПЕДАНС ДРОССЕЛЕЙ С ФЕРРИТОВЫМИ БУСИНКАМИ



С разрешения: Fair-Rite Products Corp., Wallkill, NY
(<http://www.fair-rite.com>)

Рис. 10.36

Для материалов Fair-Rite имеются модели PSpice, с их помощью можно оценить импеданс катушек с ферритовыми сердечниками (см. Приложение 2). Эти модели разработаны в соответствии с реально измеренным, а не теоретическим импедансом.

Полное сопротивление дросселей с ферритовыми сердечниками зависит от нескольких взаимно зависимых переменных и аналитическому расчету поддается с трудом, поэтому трудно напрямую подобрать требуемый феррит. Однако знание следующих характеристик сделает выбор проще. Во-первых, определите диапазон частот шума, который должен фильтроваться. Во-вторых, должен быть известен ожидаемый диапазон температур фильтра, т.к. импеданс дросселей с ферритовыми сердечниками изменяется в зависимости от температуры. В-третьих, должен быть известен максимальный постоянный ток, протекающий через дроссель, чтобы удостовериться, что феррит не войдет в насыщение. Хотя модели и другие аналитические средства могут подтвердить правильность предпосылок, приведенная выше общая последовательность выбора, подкрепленная несколькими экспериментами с реальным фильтром, с подключенной нагрузкой, соответствующей реальным условиям, должна привести к правильному выбору феррита.

При соответствующем выборе компонентов низко- и высокочастотные фильтры могут быть спроектированы так, чтобы сгладить шум на выходе ИИП и обеспечить *пригодное для питания аналоговых схем* 5-вольтовое питание. На практике лучше добиваться этого, используя две ступени (а иногда и больше), каждая ступень должна быть оптимизирована для определенного диапазона частот. Для всего постоянного тока нагрузки может быть использовано общее фильтрующее звено, фильтрующее шум на 60 dB или больше в диапазоне до 1-10 МГц. Этот главный фильтр используется как входной фильтр на печатной плате и обеспечивает широкополосную фильтрацию, общую для всех линий питания печатной платы. Прямо на выводах питания отдельных частей устройства используются более простые локальные фильтрующие звенья, чтобы обеспечить развязку на высоких частотах.

а

ЭКСПЕРИМЕНТЫ С ИМПУЛЬСНЫМ ИСТОЧНИКОМ ПИТАНИЯ

Для того, чтобы лучше разобраться в проблеме фильтрации ИИП, был проведен ряд экспериментов со следующим устройством: синхронный понижающий импульсный стабилизатор ADP1148 с напряжением на входе 9 В, и напряжением 3.3 В при токе 1 А на выходе.

В добавлении к обычному исследованию формы входных и выходных сигналов, целью этих экспериментов было уменьшить размах выходных пульсаций до уровня меньше 10 мВ – уровня, приемлемого для питания большинства аналоговых схем.

Измерения были сделаны с использованием широкополосного цифрового осциллографа фирмы Tektronix с входной полосой 20 МГц, так что пульсации от импульсного стабилизатора наблюдались очень хорошо. В работающем устройстве пульсации напряжения питания с частотой более 20 МГц лучше всего фильтруются локально на каждом выводе питания ИС при помощи низкоиндуктивного керамического конденсатора и, возможно, последовательно включенного дросселя на ферритовой бусинке.

Для точных измерений пульсаций важно устройство щупа. Был использован стандартный пассивный зонд 1:10 с пружинящим наконечником типа "штыка" для того, чтобы сделать соединение с землей как можно более коротким (см. рис.10.37). Использование "крокодила" для подобных измерений не рекомендуется, т.к. длинное соединение с землей образует ненужный индуктивный контур, который усиливает высокочастотный шум переключения, нарушая измеряемый сигнал.

МЕТОДИКА ПОДКЛЮЧЕНИЯ ЩУПА ОСЦИЛЛОГРАФА

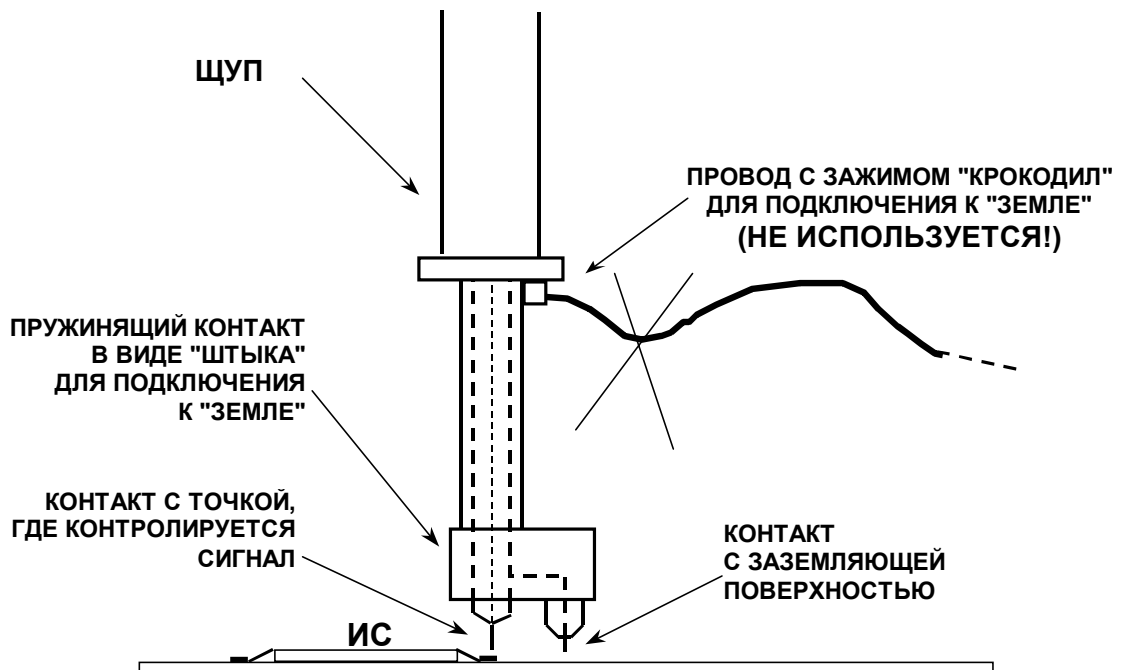


Рис. 10.37

а

Обратите внимание: Схематическое представление соответствующего реального заземления почти невозможно. Во всех последующих схемах соединения с землей выполняются с помощью заземляющей поверхности, используя кратчайший путь, независимо от того, как они обозначены на схеме.

Схема мостового импульсного стабилизатора 9 В --> 3.3 В/1 А на микросхеме ADP1148 показана на рис.10.38. Форма выходного сигнала понижающего импульсного стабилизатора ADP1148 показана на рис.10.39. Основная частота переключения около 150 кГц, а выходные пульсации около 40 мВ.

Добавление выходного фильтра, состоящего из катушки индуктивности 50 мкГн и танталового конденсатора 100 мкФ, уменьшает пульсации примерно до 3 мВ, как показано на рис.10.40.

Последовательно с импульсными стабилизаторами для лучшей стабилизации и понижения шума часто используются линейные стабилизаторы. В этих случаях нужно использовать стабилизаторы с низким падением напряжения (LDO), потому что они требуют только небольшой разницы между входным и выходным напряжением для обеспечения стабилизации. Это уменьшает рассеиваемую мощность в устройстве и может избавить от необходимости использования теплоотвода. На рис. 10.41 показан импульсный понижающий стабилизатор на микросхеме ADP1148, сконфигурированный для работы при напряжении 9 В на входе и 3.75 В при токе 1 А на выходе. Выход подключен к линейному LDO стабилизатору на ИС ADP3310, сконфигурированному для 3.75 В на входе и 3.3 В/1 А на выходе. Осциллограммы со входа и выхода ADP3310 показаны на рис.10.42. Заметьте, что стабилизатор уменьшает размах пульсаций с 40 мВ до приблизительно 5 мВ.

СХЕМА Понижающего Импульсного Стабилизатора на ИС ADP1148

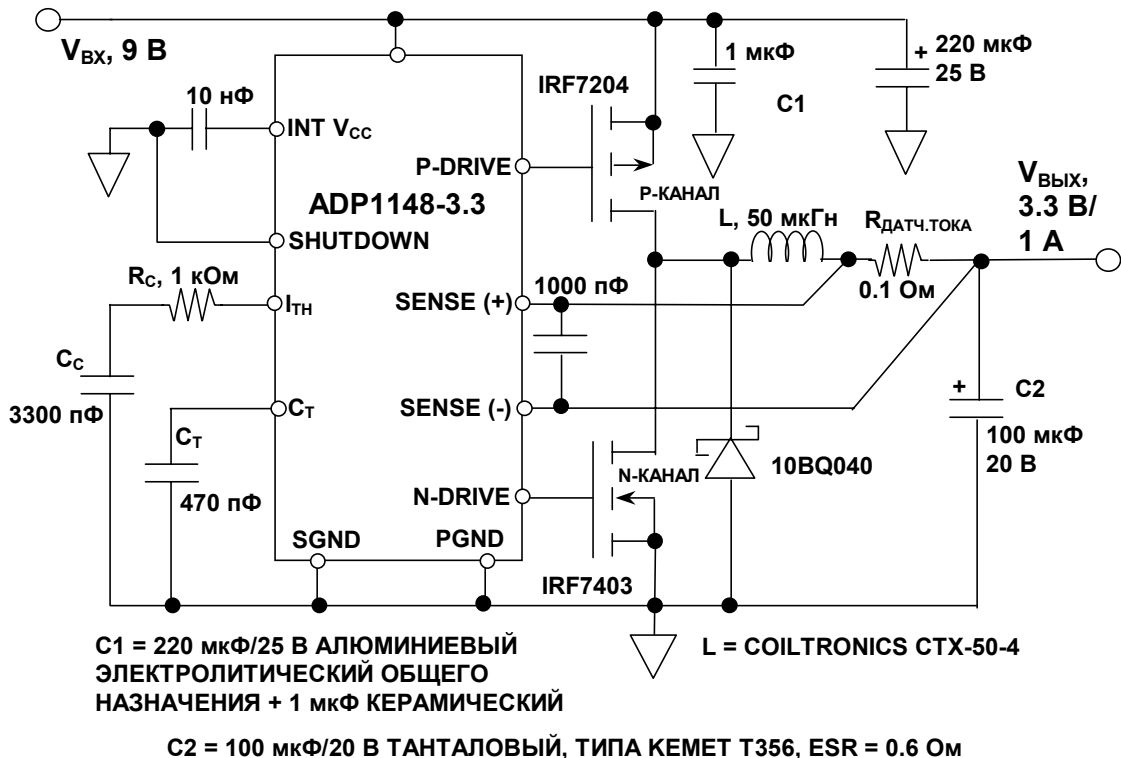
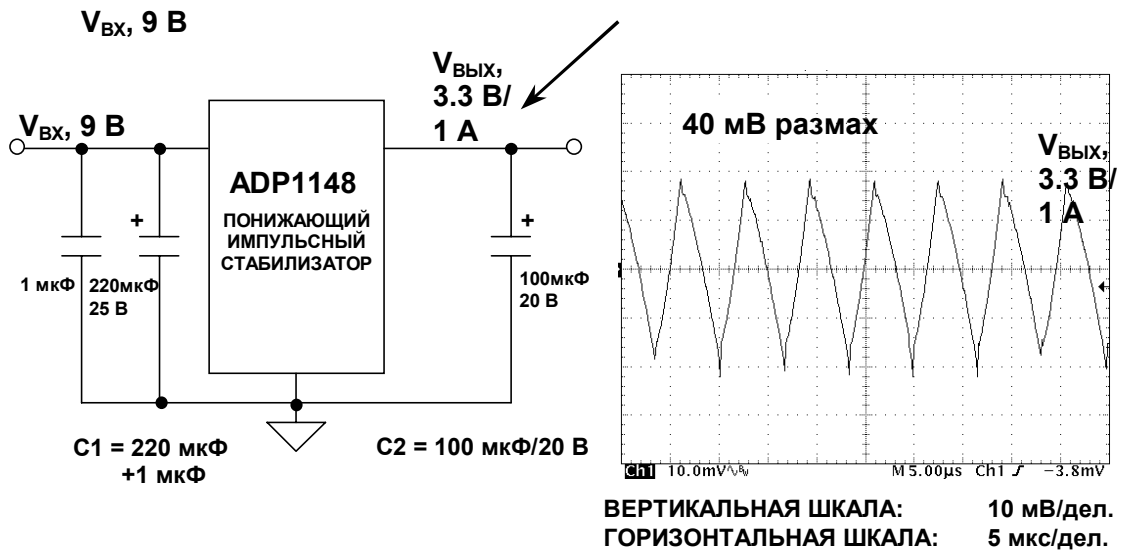


Рис. 10.38

a

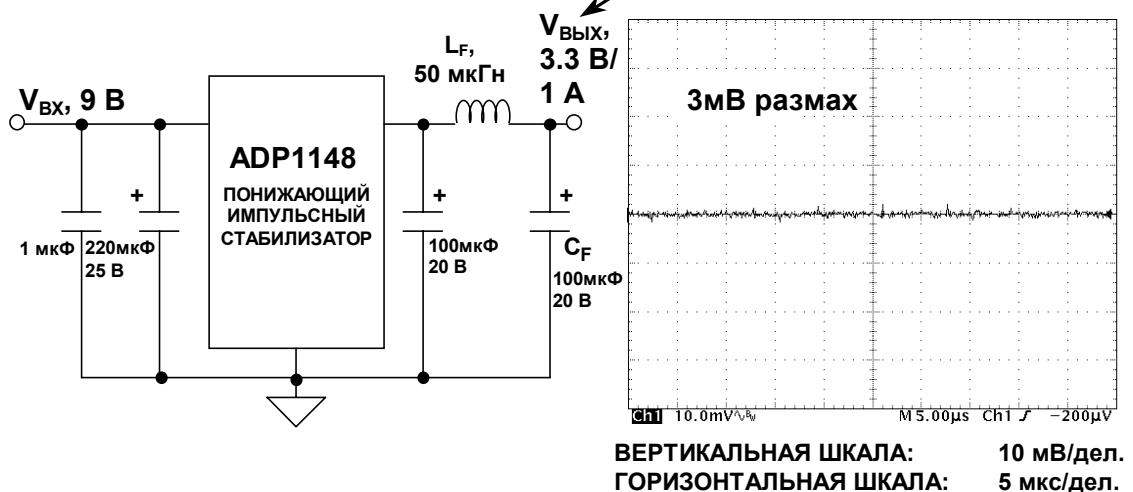
ФОРМА СИГНАЛА НА ВЫХОДЕ Понижающего ИМпульсного СТАБИЛИЗАТОРА НА ИС ADP1148



$C1 = 220 мкФ/25 В$ АЛЮМИНИЕВЫЙ ЭЛЕКТРОЛИТИЧЕСКИЙ
ОБЩЕГО НАЗНАЧЕНИЯ + $1 мкФ$ КЕРАМИЧЕСКИЙ
 $C2 = 100 мкФ/20 В$ ТАНТАЛОВЫЙ, ТИПА КЕМЕТ Т356, ESR = 0.6 Ом

Рис. 10.39

ФОРМА СИГНАЛА НА ВЫХОДЕ Понижающего ИМпульсного СТАБИЛИЗАТОРА НА ИС ADP1148 ПОСЛЕ ДОПОЛНИТЕЛЬНОЙ ФИЛЬТРАЦИИ



$C1 = 220 мкФ/25 В$ АЛЮМИНИЕВЫЙ ЭЛЕКТРОЛИТИЧЕСКИЙ
ОБЩЕГО НАЗНАЧЕНИЯ + $1 мкФ$ КЕРАМИЧЕСКИЙ
 $C2 = 100 мкФ/20 В$ ТАНТАЛОВЫЙ, ТИПА КЕМЕТ Т356, ESR = 0.6 Ом

ВЫХОДНОЙ ФИЛЬТР:
 $L_F = COILTRONICS STX-50-4$
 $C_F = 100 мкФ/20 В$ ТАНТАЛОВЫЙ, ТИПА КЕМЕТ Т356

Рис. 10.40

а

СХЕМА ПОНИЖАЮЩЕГО ИМПУЛЬСНОГО СТАБИЛИЗАТОРА НА ИС ADP1148 СО СТАБИЛИЗАТОРОМ ADP3310 НА ВЫХОДЕ

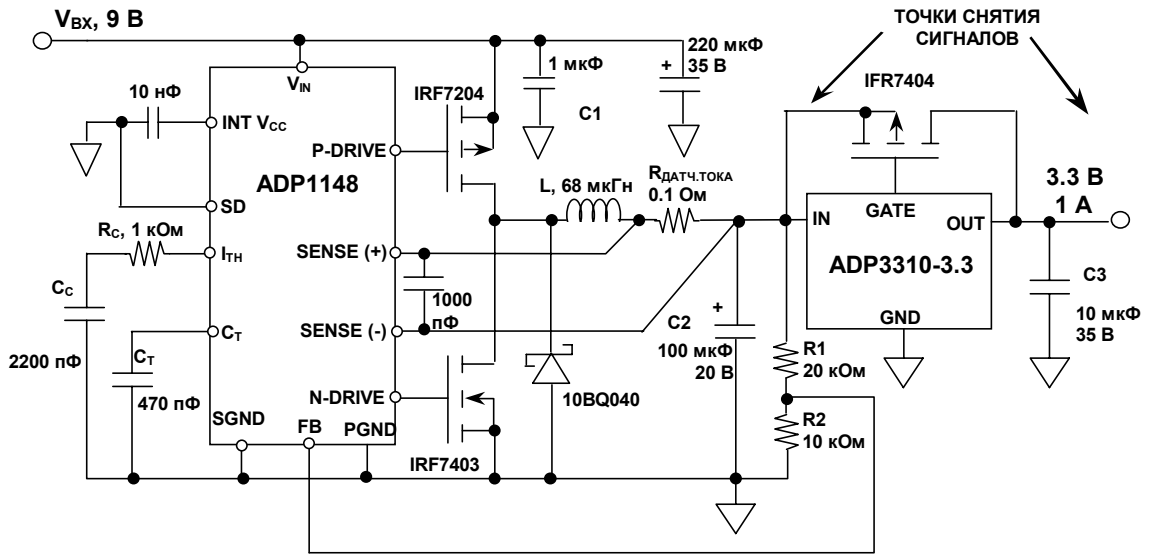
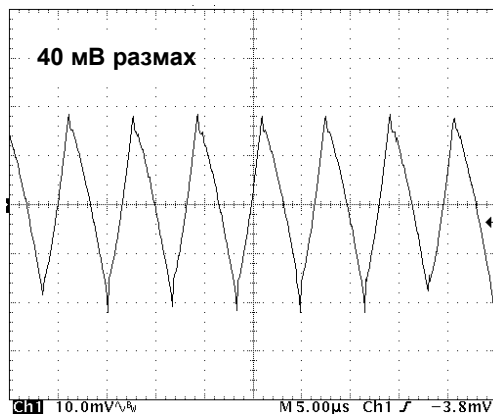


Рис. 10.41

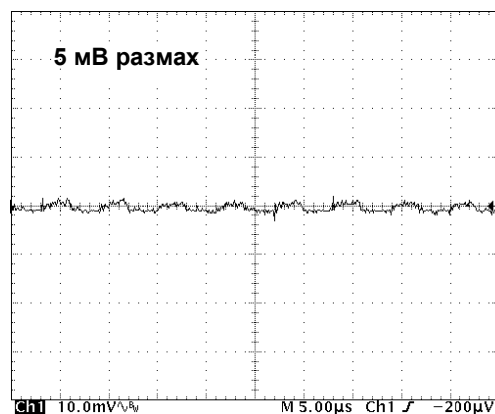
ФОРМА СИГНАЛА НА ВЫХОДЕ ПОНИЖАЮЩЕГО ИМПУЛЬСНОГО СТАБИЛИЗАТОРА НА ИС ADP1148 СО СТАБИЛИЗАТОРОМ ADP3310

Выход ADP1148
(вход ADP3310)

Выход ADP3310



ВЕРТИКАЛЬНАЯ ШКАЛА: 10 мВ/дел.
ГОРИЗОНТАЛЬНАЯ ШКАЛА: 5 мкс/дел.



ВЕРТИКАЛЬНАЯ ШКАЛА: 10 мВ/дел.
ГОРИЗОНТАЛЬНАЯ ШКАЛА: 5 мкс/дел.

Рис. 10.42

При проектировании фильтров питания часто необходимо делать компромиссный выбор. Успех любой схемы фильтра сильно зависит от компактности размещения и использования заземляющей поверхности большой площади. Как уже говорилось, все связи с поверхностью заземления должны быть коротки насколько возможно для минимизации паразитного сопротивления и индуктивности.

Выходные пульсации могут быть подавлены добавлением на выходе конденсаторов с низкими значениями ESR/ESL. Однако более эффективно для уменьшения пульсаций

а

использовать LC фильтр. В любом случае тщательный выбор компонентов существенен. Катушка индуктивности не должна входить в насыщение при максимальном токе питания и ее сопротивление на постоянном токе должно быть достаточно низким, чтобы не возникало значительных падений напряжения. Конденсаторы должны иметь низкие ESR и ESL и выдерживать ток пульсаций.

Линейный стабилизатор с малым падением напряжения (LDO) обеспечивает как уменьшение пульсаций, так и дополнительную стабилизацию и может быть эффективным при условии, что приносимый в жертву КПД не слишком высок.

В конце добавим, что трудно предсказать коэффициент пульсаций на выходе аналитически и не существует другого пути, кроме как изготовить макет с реальными компонентами. Если фильтр испытан и обеспечивает необходимое подавление пульсаций (с каким-то запасом для надежности), будьте уверены в том, что замена компонентов или изменения в поставляемых компонентах не попадут в конечную продукцию без предварительного тестирования схемы на соответствие необходимым параметрам.

ВЫВОДЫ ПО ФИЛЬТРАМ ИИП

- **Правильная компоновка и заземление (использование заземляющей поверхности) обязательно**
- **Конденсаторы с низкими ESR/ESL дают лучший результат**
- **Параллельно включенные конденсаторы имеют меньшие значения ESR/ESL и большую емкость**
- **Для подавления пульсаций очень эффективны внешние LC фильтры**
- **Для снижения пульсаций и лучшей стабилизации эффективен линейный стабилизатор**
- **Полностью аналитический подход к расчету затруднен, для получения лучших результатов требуется создание макетов**
- **Однажды спроектированное – навсегда, не заменяйте составляющие компоненты без предварительной проверки их работы в макете**
- **На выводах питания ИС все равно необходимо использовать высокочастотную развязку**

Рис 10.43

ЛОКАЛЬНАЯ ВЫСОКОЧАСТОТНАЯ ФИЛЬТРАЦИЯ НАПРЯЖЕНИЯ ПИТАНИЯ

Описанные в предыдущей главе LC фильтры используются при фильтрации напряжения на выходе импульсного стабилизатора. Однако иногда может быть желательно расположить подобные фильтры на отдельных печатных платах, то есть там, где питание впервые попадает на плату. Конечно, если импульсный стабилизатор расположен на печатной плате, тогда LC фильтр должен быть составной частью схемы стабилизатора.

На каждом выводе питания ИС может также понадобиться локальный высокочастотный фильтр (см. рис.10.44). Здесь идеальным выбором являются керамические конденсаторы для поверхностного монтажа (SMD) из-за их низкого значения ESL. Важно сделать

а

соединения с выводами питания и с заземляющей поверхностью как можно более короткими. В случае соединения с землей кратчайшим трактом является межслойный переход к заземляющей поверхности. Трассировка соединения конденсатора с землей к "земляному" выводу ИС не рекомендуется из-за появления дополнительной индуктивности дорожки. В некоторых случаях также может быть желательной ферритовая бусинка на питающем проводе.

ЛОКАЛЬНАЯ РАЗВЯЗКА С ПОМОЩЬЮ КРАТЧАЙШИХ ПУТЕЙ НА ЗАЗЕМЛЯЮЩУЮ ПОВЕРХНОСТЬ

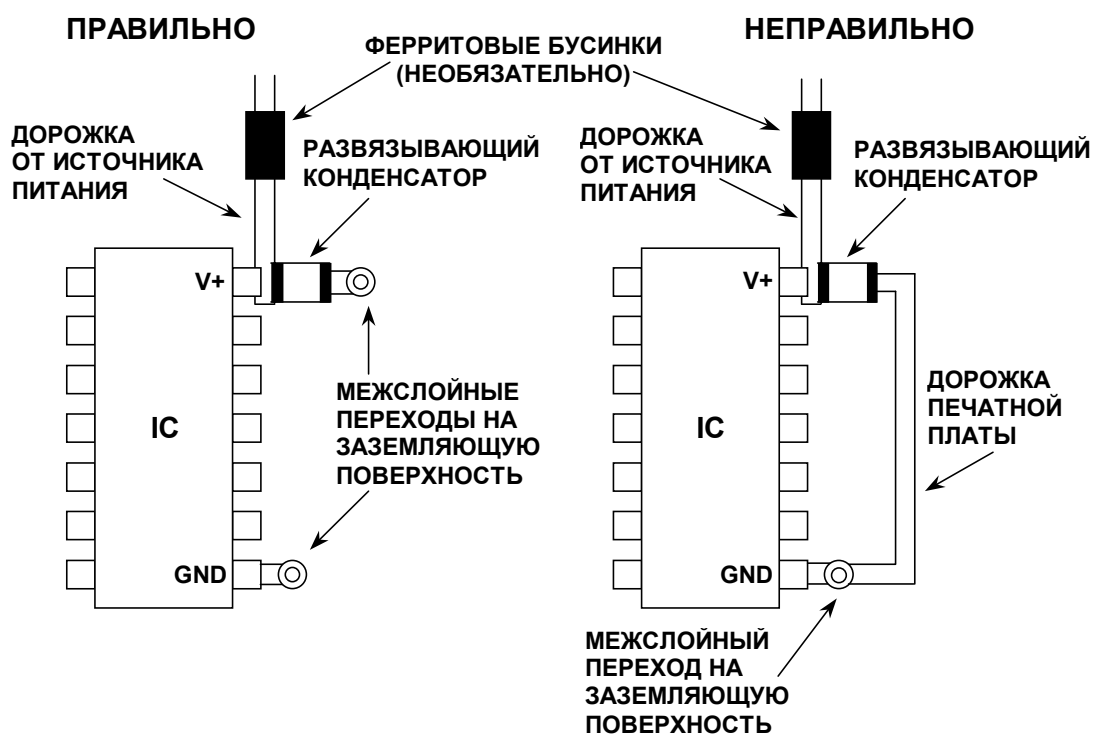


Рис. 10.44

Этот перечень является суммирующим руководством по компоновке и конструированию фильтра импульсного источника питания, которое поможет вам быть уверенным, что фильтр работает наилучшим образом:

1. Выберите самую большую величину и номинальное напряжение конденсаторов с учетом заданного пространства. Это уменьшает значение ESR и увеличивает эффективность фильтра. Подберите дроссель, у которого не слишком снижается индуктивность при номинальном постоянном токе и с низким сопротивлением на постоянном токе.
2. Используйте короткие и широкие дорожки печатной платы для понижения падения напряжения и уменьшения индуктивности. Делайте дорожки шириной минимум 0,2 дюйма на каждый дюйм длины для обеспечения наименьшего сопротивления на постоянном токе, и используйте платы с медным покрытием толщиной 1 - 2 унции/кв.фут (0,035-0,070 мм) также чтобы уменьшить падение напряжения $I \cdot R$ и индуктивность дорожки.
3. Используйте короткие выводы, а еще лучше безвыводные компоненты, чтобы уменьшить индуктивность выводов. Это минимизирует даже возможность излишней ESL и/или ESR. Предпочтительны компоненты для поверхностного монтажа (SMD). Делайте все соединения с заземляющей поверхностью как можно короче.

а

4. Используйте заземляющую поверхность больших размеров для минимизации импеданса.
5. Выясните как ведут себя компоненты при различных частотах, температуре, токах! Используйте модели компонентов PSpice для моделирования прототипа и убедитесь, что лабораторные измерения соответствуют результатам моделирования. Хотя моделирование не является необходимостью, оно придает уверенность при проектировании, когда соответствие достигнуто (см. Приложение 15).

ЛОКАЛЬНАЯ РАЗВЯЗКА ПРОЦЕССОРОВ DSP С ВЫСОКОЙ ПЛОТНОСТЬЮ ВЫВОДОВ

Процессоры DSP в корпусах с большим количеством выводов требуют специального подхода при локальной развязке ввиду их больших цифровых токов. Типичная компоновка развязки выглядит как показано на рис.10.45. Конденсаторы для поверхностного монтажа помещаются на верхнюю сторону печатной платы на рис 10.45А. Для семейства SHARC рекомендуется восемь керамических конденсаторов по 0.02 мкФ. Они должны быть расположены как можно ближе к корпусу. Соединения с выводами V_{DD} должны быть как можно более короткими с использованием широких дорожек. Соединения с землей должны делаться прямо на заземляющую поверхность с помощью межслойных переходов. Менее предпочтительный метод показан на рис. 10.45 В, где конденсаторы расположены на задней стороне печатной платы под корпусом. Если заземляющая поверхность под корпусом пронизана большим количеством сигнальных межслойных переходов, обратный ток конденсатора должен идти на внешнюю заземляющую поверхность, которая может быть не слишком хорошо связана с внутренней заземляющей поверхностью через межслойные переходы.

РАЗВЯЗКА DSP В КОРПУСАХ ТИПА PQFP С БОЛЬШИМ ЧИСЛОМ ВЫВОДОВ

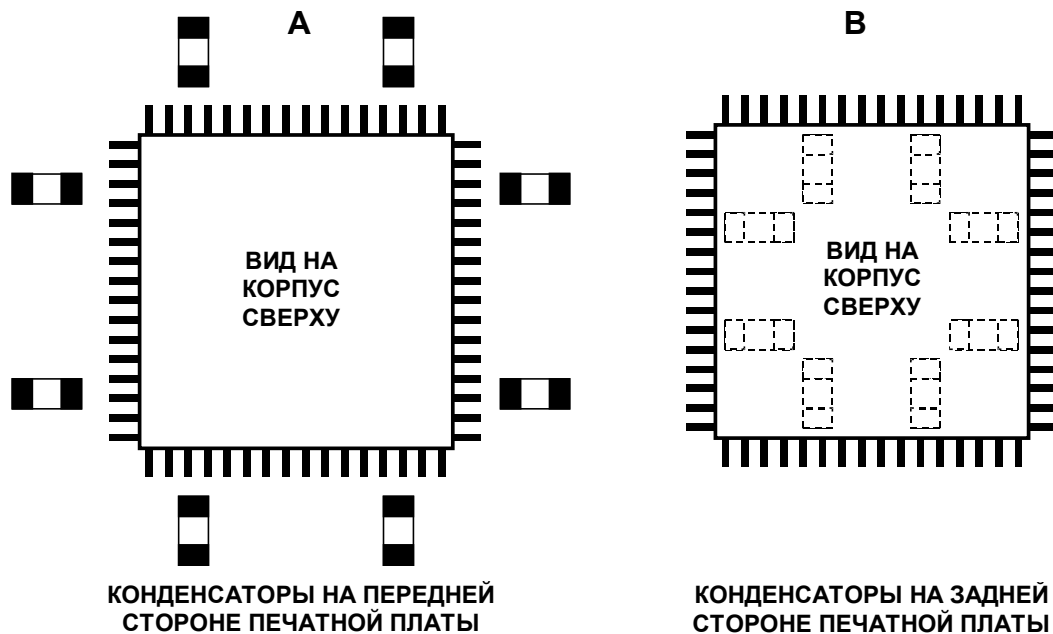


Рис. 10.45

а

Печатная плата для корпуса BGA (выводы в виде матрицы шариков) показана на рис 10.46. Обратите внимание, что все связи с шариками должны быть сделаны при помощи межслойных переходов к другим слоям платы. Для таких блоков часто всего используется структура дорожки в виде "кости". Затененная зона показывает положение паяльной маски. Также, как в случае с блоком PQFP, локальные развязывающие конденсаторы должны быть расположены как можно ближе к блоку с короткими связями с выводами V_{DD} и прямыми связями через межслойные переходы к слою заземляющей поверхности.

РАЗВЯЗКА DSP В КОРПУСАХ ТИПА BGA ("МАТРИЦА ШАРИКОВ") С БОЛЬШИМ ЧИСЛОМ ВЫВОДОВ

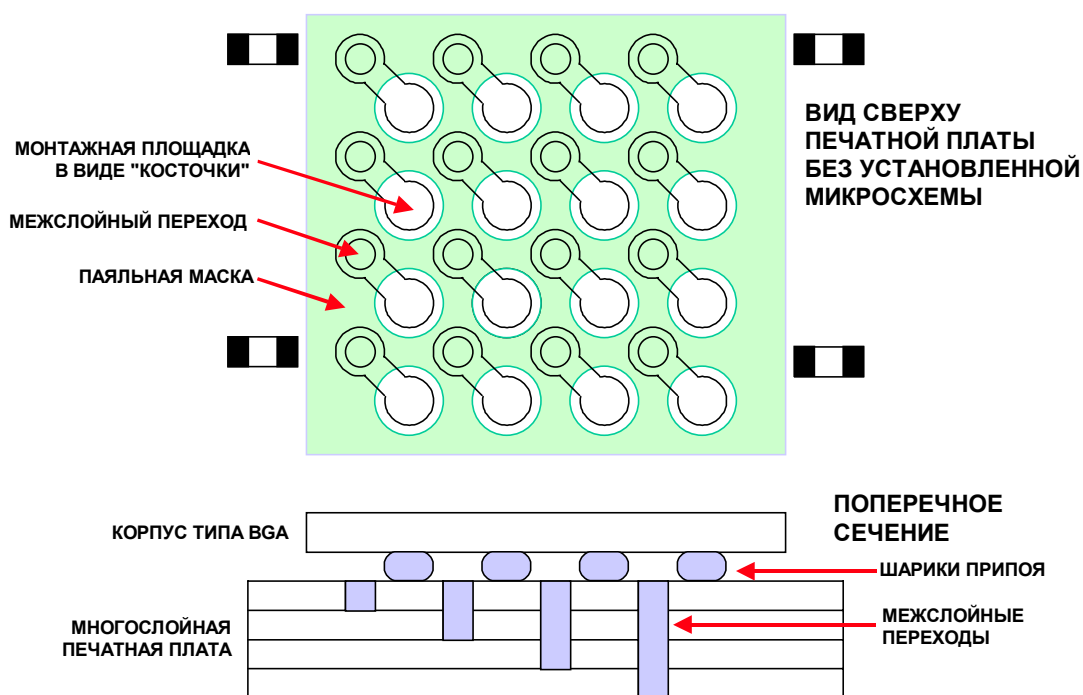


Рис. 10.46

На рис.10.47 показана приблизительная компоновка питания и заземления для DSP типа ADSP-21160 в корпусе BGA 27x27мм с 400 шариков. Шаг шариков составляет 1.27 мм. Примерно 84 шарика используются в центре структуры для соединения с землей. Соединения с напряжением питания ядра (40 шариков) и с напряжением внешней части (46 шариков) окружают шарика заземления. Оставшиеся внешние шарика используются для различных сигналов.

Расположенные в центре шарика заземления выполняют двойную функцию. Их первая функция обеспечивать низкоимпедансную связь со слоем заземляющей поверхности. Вторая функция – отводить от корпуса тепло на заземляющую поверхность, т.е. служить теплоотводом, т.к. устройство должно рассеивать при работе в среднем около 2.5 Вт. Добавление внешнего теплоотвода, как показано, понижает еще больше температурное сопротивление переход-среда.

а

СХЕМА РАСПОЛОЖЕНИЯ ВЫВОДОВ DSP ADSP-21160 В КОРПУСЕ ТИПА 400-PIN PBGA

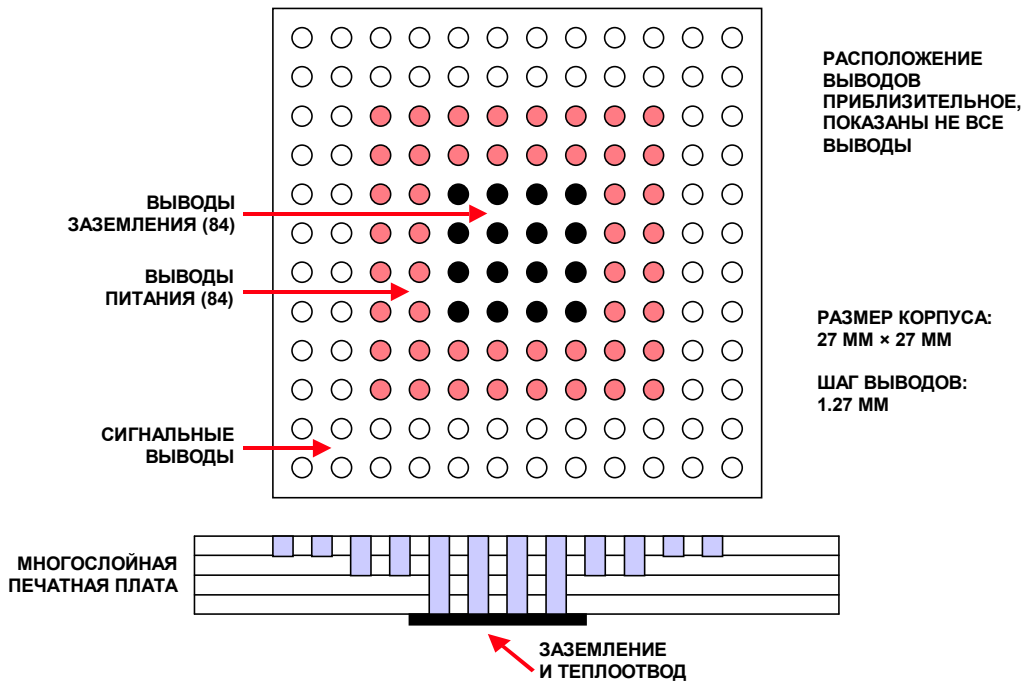


Рис. 10.47

a

СПИСОК ЛИТЕРАТУРЫ: ШУМОПОНИЖЕНИЕ И ФИЛЬТРАЦИЯ

1. **EMC Design Workshop Notes**, Kimmel-Gerke Associates, Ltd., St. Paul, MN. 55108, (612) 330-3728.
2. Walt Jung, Dick Marsh, *Picking Capacitors, Parts 1 & 2*, **Audio**, February, March, 1980.
3. Tantalum Electrolytic and Ceramic Capacitor Families, Kemet Electronics, Box 5928, Greenville, SC, 29606, (803) 963-6300.
4. Type HFQ Aluminum Electrolytic Capacitor and type V Stacked Polyester Film Capacitor, Panasonic, 2 Panasonic Way, Secaucus, NJ, 07094, (201) 348-7000.
5. OS-CON Aluminum Electrolytic Capacitor 93/94 Technical Book, Sanyo, 3333 Sanyo Road, Forrest City, AK, 72335, (501) 633-6634.
6. Ian Clelland, *Metalized Polyester Film Capacitor Fills High Frequency Switcher Needs*, **PCIM**, June 1992.
7. Type 5MC Metallized Polycarbonate Capacitor, Electronic Concepts, Inc., Box 1278, Eatontown, NJ, 07724, (908) 542-7880.
8. Walt Jung, *Regulators for High-Performance Audio, Parts 1 and 2*, **The Audio Amateur**, issues 1 and 2, 1995.
9. Henry Ott, **Noise Reduction Techniques in Electronic Systems**, 2d Ed., 1988, Wiley.
10. Fair-Rite Linear Ferrites Catalog, Fair-Rite Products, Box J, Wallkill, NY, 12886, (914) 895-2055, <http://www.fair-rite.com>.
11. Type EXCEL leaded ferrite bead EMI filter, and type EXC L leadless ferrite bead, Panasonic, 2 Panasonic Way, Secaucus, NJ, 07094, (201) 348-7000.
12. Steve Hageman, *Use Ferrite Bead Models to Analyze EMI Suppression*, **The Design Center Source**, MicroSim Newsletter, January, 1995.
13. Type 5250 and 6000-101K chokes, J. W. Miller, 306 E. Alondra Blvd., Gardena, CA, 90247, (310) 515-1720.
14. DIGI-KEY, PO Box 677, Thief River Falls, MN, 56701-0677, (800) 344-4539.
15. Tantalum Electrolytic Capacitor SPICE Models, Kemet Electronics, Box 5928, Greenville, SC, 29606, (803) 963-6300.
16. Eichhoff Electronics, Inc., 205 Hallene Road, Warwick, RI., 02886, (401) 738-1440, <http://www.eichhoff.com>.
17. **Practical Design Techniques for Power and Thermal Management**, Analog Devices, 1998, Chapter 8.

а

РАБОТА С ВЫСОКОСКОРОСТНОЙ ЛОГИКОЙ

О согласовании нагрузки дорожек печатных плат с их характеристическим импедансом с целью избежать отражения, было написано много. Хорошее правило о том, когда это необходимо, звучит так: *Нагружайте линию на её характеристический импеданс в случае, если задержка на прохождение сигнала по дорожке печатной платы больше либо равна половине времени нарастания/спада (того, что быстрее) этого сигнала.* Консервативный метод заключается в использовании критерия 2 дюйма (длины дорожки) на наносекунду (времени нарастания/спада). Например, дорожка платы для высокоскоростной логики со временем нарастания/спада в 1нс должна быть нагружена на ее характеристическое сопротивление, если длина дорожки равна или больше 2 дюймов (включая все изгибы). Рис. 10.48 показывает типичное время нарастания/спада для нескольких логических семейств, включая SHARC-DSP, работающие от питания 3.3 В. Как и ожидалось, время нарастания/спада является функцией емкости нагрузки.

ТИПИЧНЫЕ ЗНАЧЕНИЯ ВРЕМЕНИ НАРАСТАНИЯ И СПАДА НА ВЫХОДЕ DSP

- GaAs: 0.1 нс
 - ECL: 0.75 нс
 - ADI SHARC DSP: от 0.5 до 1 нс
- (Напряжение источника питания +3.3 В)

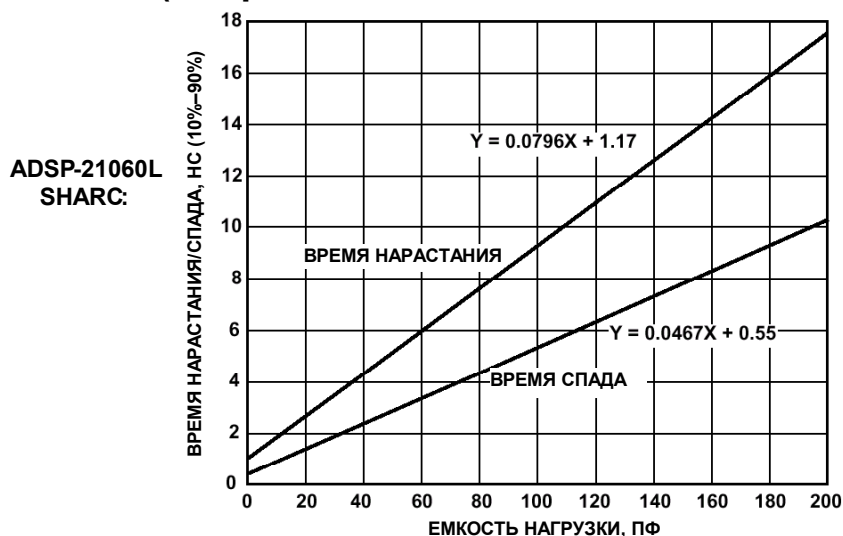


Рис. 10.48

Это же самое правило 2 дюйма/нс должно быть использовано в аналоговых схемах при определении того, какими должны быть линии передачи. Например, если у усилителя на выходе максимальная частота f_{\max} , тогда время нарастания t_r вычисляется по формуле $t_r = 0.35/f_{\max}$. Максимальная длина дорожки платы вычисляется через умножение времени нарастания на 2 дюйма/нс. Например, максимальная частота на выходе 100 МГц соответствует времени нарастания 3.5 нс, тогда при длине дорожки, по которой проходит этот сигнал, больше 7 дюймов, она должна рассматриваться как линия передачи.

Выражение 10.1 может быть использовано для определения характеристического импеданса дорожки платы, отделенной от поверхностей питания/заземления диэлектриком платы (микрополосковая линия передачи):

а

$$z_o(\Omega) = \frac{87}{\sqrt{\epsilon_r + 1.41}} \ln \left[\frac{5.98d}{0.89w + t} \right] \quad \text{Выражение 10.1}$$

где ϵ_r - диэлектрическая постоянная материала печатной платы,
d- Толщина платы между металлическими слоями, в mils,
w- ширина металлической дорожки, mils,
t- толщина металлической дорожки, mils.

Время прохождения сигнала в одну сторону по одной металлической дорожке над поверхностью питания/заземления будет определяться из соотношения 10.2:

$$t_{pd}(\text{ns / ft}) = 1.017\sqrt{0.475\epsilon_r + 0.67} \quad \text{Выражение 10.2}$$

Например, на стандартной 4-слойной плате может применяться медная дорожка 8 mil шириной, в 1 унцию/кв.фут (0.035 мм) толщиной, отделенная диэлектрическим материалом FR4 ($\epsilon_r=4.7$) 0.021 дюйма толщиной.

Характеристический импеданс дорожки и время прохождения сигнала в одну сторону по такой дорожке будет 88 Ом и 1.7 нс/фут (7 дюймов на наносекунду), соответственно.

Наилучший способ уберечь чувствительные аналоговые схемы от влияния быстрой логики является их физическое разделение и использование не более быстрых семейств логики, чем требуется в системе. В некоторых случаях может потребоваться использовать нескольких семейств логик в системе. Альтернатива этому – использование последовательно включенных резисторов или ферритовых бусинок для снижения скорости переходов там, где скорость не требуется. На рис. 10.49 показано два метода. В первом последовательный резистор и входная емкость образуют НЧ фильтр. Обычная входная емкость КМОП-структуры составляет от 5 пФ до 10 пФ. Располагайте последовательные резисторы как можно ближе к выходу управляющего логического элемента схемы. Резистор уменьшает проходящий ток и может избавить от необходимости использования методов линии передач. Сопротивление резистора должна выбираться таким образом, чтобы скорость нарастания/спада на получающей логике было достаточным, чтобы отвечать требованиям системы, но не больше. Также убедитесь, что сопротивление резистора не настолько большое, что логические уровни на приемнике выходят за рамки спецификаций из-за падения напряжения вызванного током от источника к приемнику, который протекает через резистор. Второй метод подходит при больших расстояниях (больше 2 дюймов), когда добавочная индуктивность замедляет скорость нарастания импульса. Обратите внимание, что оба метода увеличивают задержку времени нарастания/спада сигнала. Это нужно учитывать в связи с общим временным бюджетом, где дополнительная задержка может быть неприемлема.

На рис.10.50 показана ситуация, где несколько DSP должны быть связаны в одной точке, как может быть в случае, когда сигналы записи/чтения идут двунаправленно от нескольких DSP. Небольшой демпфирующий резистор, показанный на рис.10.50А, может уменьшить "звон" переходного процесса, при условии, что длина разнесения меньше 2 дюймов. Этот метод также увеличивает время нарастания/спада и задержку на прохождении. Если должны быть соединены две группы процессоров, то одного резистора между парами процессоров достаточно, чтобы подавить переходный процесс (Рис.10.50В).

а

ДЕМПФИРУЮЩИЕ РЕЗИСТОРЫ ЗАМЕДЛЯЮТ БЫСТРЫЕ ЛОГИЧЕСКИЕ ПЕРЕХОДЫ И СПОСОБСТВУЮТ УМЕНЬШЕНИЮ ПОМЕХ

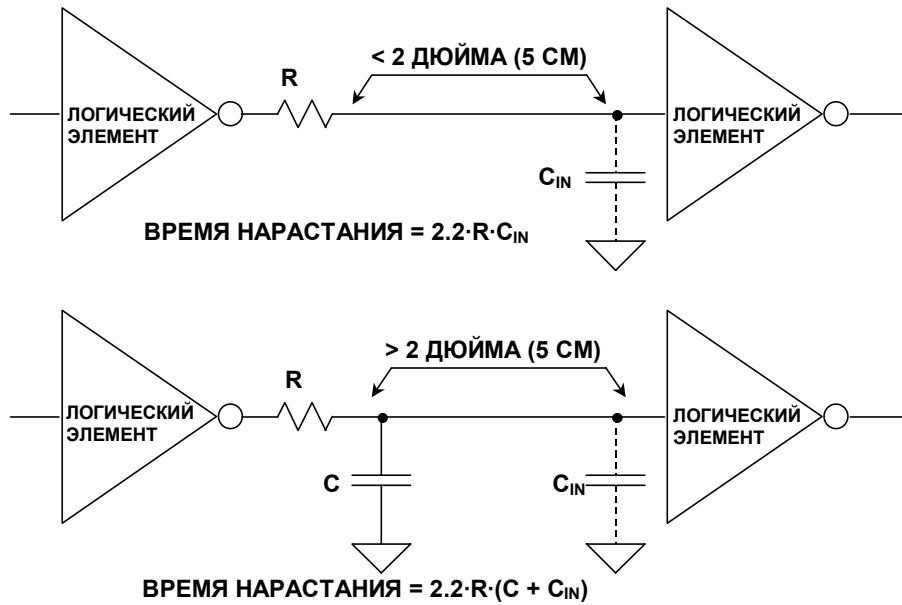


Рис. 10.49

СОЕДИНЕНИЕ SHARC DSP С ПОМОЩЬЮ ПОСЛЕДОВАТЕЛЬНО ВКЛЮЧЕННЫХ ДЕМПФИРУЮЩИХ РЕЗИСТОРОВ

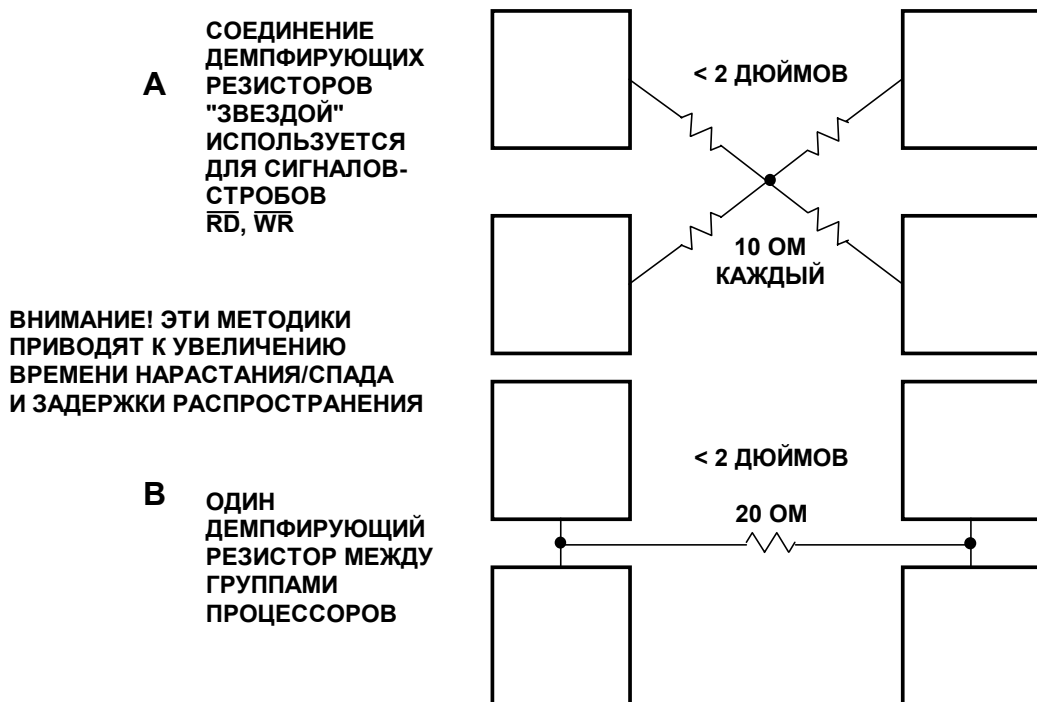


Рис. 10.50

а

Единственный способ сохранить время нарастания/спада, равным 1 нс или меньше на расстоянии больше, чем 2 дюйма без "звона", – это использовать методы линии передач. Рис.10.51 показывает два распространенных метода согласования нагрузки: конечная нагрузка и нагрузка источника. Метод конечной нагрузки (Рис.10.51А) нагружает кабель в точке нагрузки на сопротивление, равное характеристическому импедансу микрополосковой линии. Хотя можно использовать и более высокое сопротивление, чаще используется 50 Ом, т.к. при такой величине уменьшается эффект рассогласования нагрузки из-за входной емкости логического входа (обычно 5-10 пФ). На рис.10.51А кабель нагружен на делитель, представляющий 50-омную нагрузку для переменного тока и обеспечивающий напряжение +1.4 В (середина между логическими порогами 0.8 В и 2 В). При этом требуется использовать два сопротивления (91 Ом и 120 Ом), что добавляет около 50 мВт к общей рассеиваемой мощности в схеме. На рис.10.51А также показаны значения сопротивлений резисторов нагрузки при напряжении питания +5 В (68 Ом и 180 Ом). Обратите внимания, что в линиях передачи 3.3-вольтовая логика намного предпочтительнее из-за симметричности перепадов напряжения, большей скорости и меньшей потребляемой мощности. Имеются драйверы линий с несимметричностью импульсов меньше чем 0.5 нс, обеспечивающие токи втекания/вытекания более 25 мА, и временем нарастания/спада около 1 нс. Шум переключения от 3.3 В логики обычно меньше, чем от 5 В логики, из-за уменьшения размаха сигнала и меньших протекающих токов.

МЕТОДИКА СОГЛАСОВАНИЯ ДЛЯ МИКРОПОЛОСКОВОЙ ЛИНИИ ПЕРЕДАЧИ С НОРМИРОВАННЫМ ИМПЕДАНСОМ

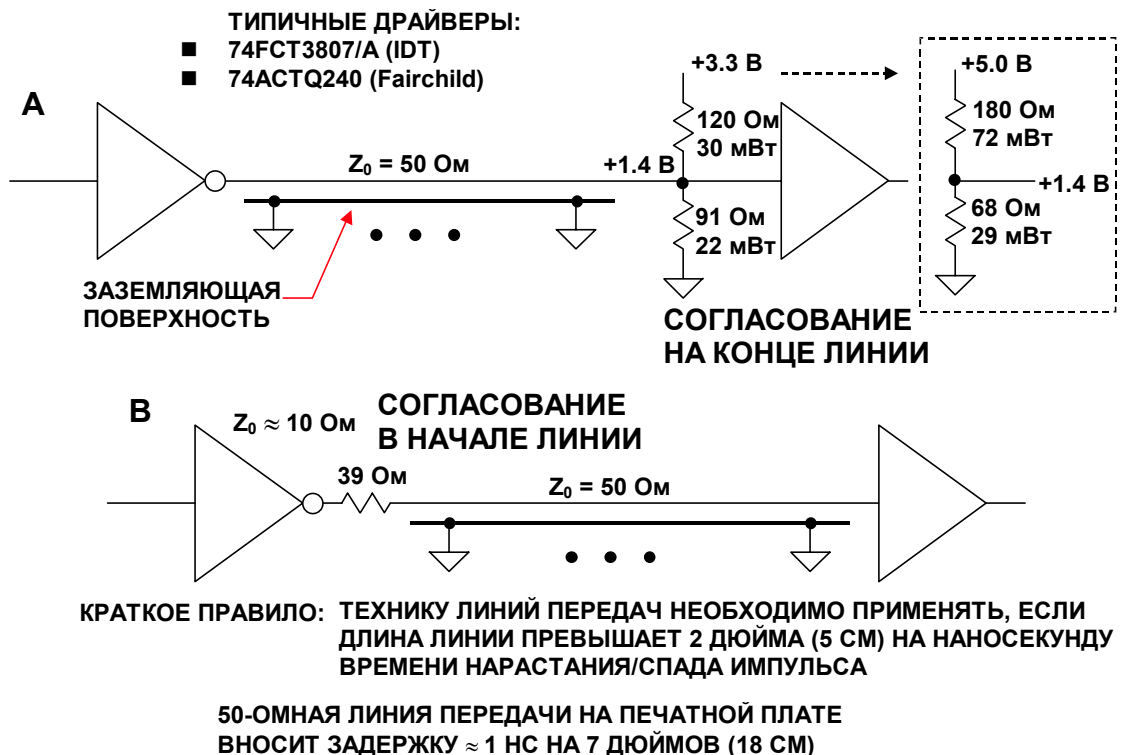


Рис. 10.51

а

Метод нагрузки источника, показанный на рис.10.51В, обеспечивает поглощение отраженных волн при помощи сопротивления, равного характеристическому импедансу линии передачи. Для это требуется резистор сопротивлением около 39 Ом, включенный последовательно с внутренним выходным сопротивлением драйвера, которое обычно составляет около 10 Ом. При этом методе требуется, чтобы конец линии передачи был не нагружен, поэтому дополнительное разветвление по выходу не допускается. Метод нагрузки источника не увеличивает суммарную мощность рассеивания.

На рис.10.52 показан метод распределения высокоскоростных тактовых импульсов по нескольким устройствам. Проблема здесь заключается в том, что появляется небольшой сдвиг между импульсами из-за задержки на прохождение микрополосковой линии (около $1 \text{ нс}/7''$). В некоторых случаях время сдвига может быть критичным. Важно обеспечивать длину отвода от линии к каждому устройству не более 0.5 дюйма, чтобы предотвратить рассогласование на протяжении всей линии передачи.



Рис. 10.52

Метод, показанный на рис.10.53, уменьшает сдвиг тактовых импульсов между получающими устройствами посредством использования нагрузки источника и обеспечением одинаковой длины каждой микрополосковой линии. Здесь нет дополнительного рассеивания мощности, как в случае с конечной нагрузкой.

Рис.10.54 показывает, как метод нагрузки источника может использоваться в двунаправленной линии между SHARC DSP. Выходное сопротивление драйвера SHARCa составляет примерно 17 Ом, и следовательно, требуется последовательное сопротивление в 33 Ом на каждый конец линии передачи для хорошего согласования.

Метод, показанный на рис.10.55, может использоваться при двунаправленной передаче сигналов от нескольких источников по сравнительно длинной линии передач. В этом случае линия нагружается с обеих концов, и в результате сопротивление нагрузки составляет в 25 Ом для постоянного тока. Драйверы SHARCa способны обеспечивать корректные логические уровни на такой нагрузке.

а

ПРЕДПОЧТИТЕЛЬНЫЙ МЕТОД РАЗВОДКИ ТАКОВЫХ ИМПУЛЬСОВ С ПОМОЩЬЮ СОГЛАСОВАННЫХ ЛИНИЙ

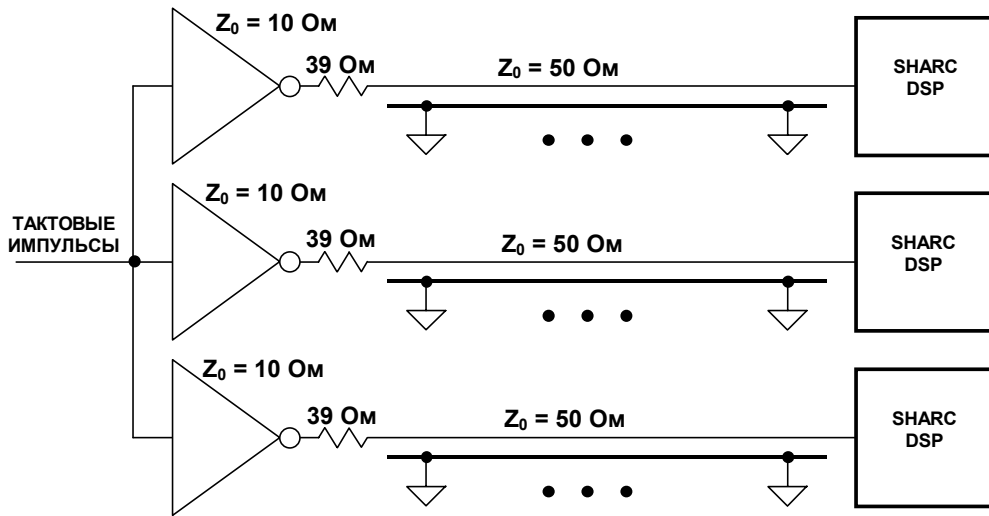


Рис. 10.53

СОГЛАСОВАНИЕ ЛИНИИ ДЛЯ ДВУНАПРАВЛЕННОГО ОБМЕНА МЕЖДУ ПРОЦЕССОРАМИ DSP SHARC

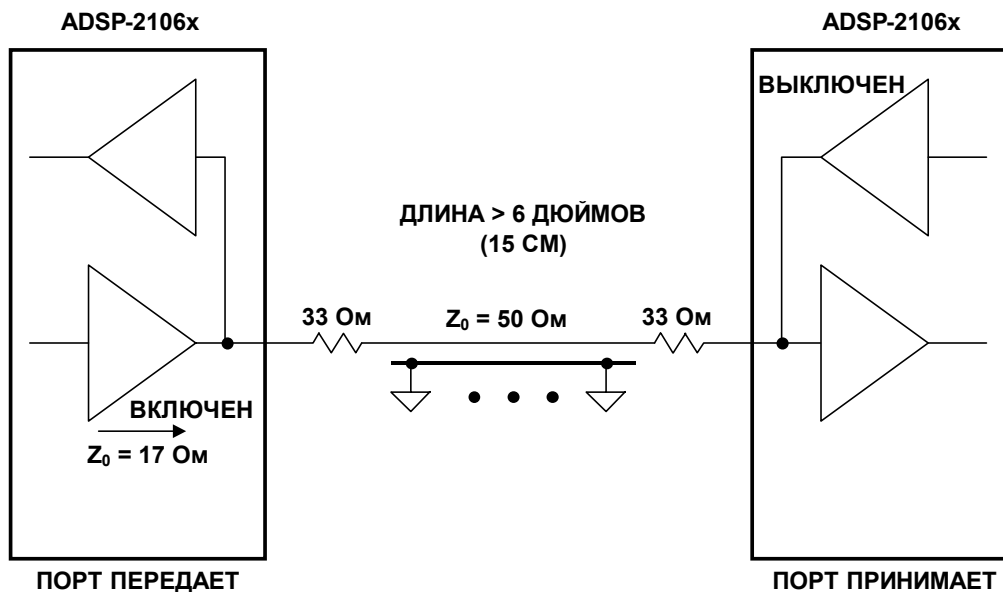
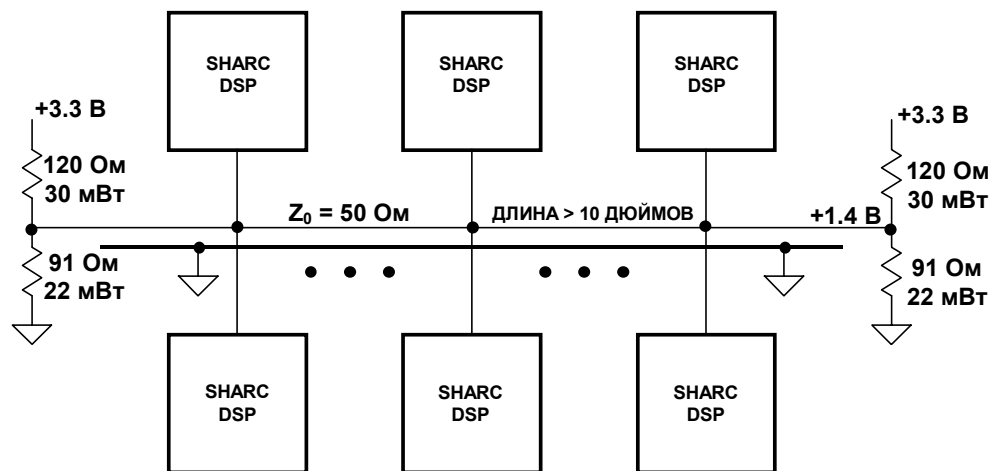


Рис. 10.54

а



СЛЕДИТЕ, ЧТОБЫ ДЛИНА ОТВЕТВЛЕНИЯ
НЕ ПРЕВЫШАЛА 0.5 ДЮЙМА (13 ММ)

Рис. 10.55

a

ЛИТЕРАТУРА ПО РАБОТЕ С ВЫСОКОСКОРОСТНОЙ ЛОГИКОЙ:

1. Howard W. Johnson and Martin Graham, **High-Speed Digital Design**, PTR Prentice Hall, 1993.
2. *EDN's Designer's Guide to Electromagnetic Compatibility*, **EDN**, January, 20, 1994, material reprinted by permission of Cahners Publishing Company, 1995.
3. *Designing for EMC (Workshop Notes)*, Kimmel Gerke Associates, Ltd., 1994.
4. Mark Montrose, **EMC and the Printed Circuit Board**, IEEE Press, 1999 (IEEE Order Number PC5756).