

## ВОЗМОЖНОСТИ

Любой из восьми входов может быть подключен к любому из двух выходов. Входы и выходы микросхемы не нуждаются во внешних усилителях.

Каждый вход имеет собственный аттенуатор, изменяющий уровень сигнала от 0 до -63 дБ с шагом в 1 дБ.

Соотношение С/Ш 82 дБ

Перегрузочная способность 10 дБ.

Искажения + шумы: 0.007%

Автоматическое приглушение по включению.

Стандартный последовательный интерфейс управления.

Выход данных для каскадирования нескольких ИМС.

Однополярное или двуполярное питание.

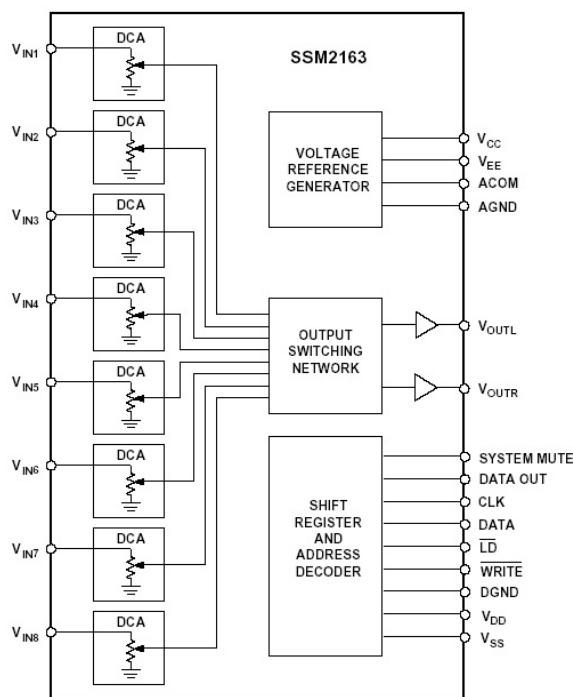
28-контактный корпус типа DIL или SO (для поверхностного монтажа).

## ОБЩЕЕ ОПИСАНИЕ

ИМС SSM2163 имеет восемь аудио входов, каждый из которых, посредством цифрового управления, может быть подключен к любому из двух выходов. Каждый канал имеет собственную установку уровня в пределах от 0 до -63 дБ с шагом в 1 дБ, а также полностью отключен (MUTE). Стандартный трехпроводный последовательный интерфейс SPI используется для управления от микропроцессора. Кроме того, микросхема имеет выход сигнала управления служащий для простого увеличения числа коммутаторов (каскадирования). Для нормальной работы микросхемы не используются внешних элементов.

Микросхема имеет превосходные аудио характеристики. Соотношение сигнал/шум составляет -82 дБ (при уровне входного сигнала 0,775 В). Перегрузочная способность составляет 10 дБ, что вместе с соотношением С/Ш дает динамический диапазон в 92 дБ. Суммарные нелинейные искажения и шум составляют 0,007% при частоте входного сигнала 1 кГц, уровне 0,775 В и установленном в 1 усилении всех каналов.

Питание SSM2163 может осуществляться от однополярного источника напряжением от +5 до +14 Вольт или от двуполярного с напряжением от  $\pm 4$  до  $\pm 7$  Вольт. Микросхемы поставляются в 28-выводных корпусах типов DIP и SOIC.



DCA: DIGITALLY CONTROLLED ATTENUATOR – управляемый «цифрой» аттенуатор

**SSM2163–СПЕЦИФИКАЦИИ**

(VS = ±5 V, AV = 0 dB, VIN = 0 dBu = 0.775 V rms, fAUDIO = 1 kHz, fCLK = 250 kHz, RL = 100 кΩ, -40°C < TA < +85°C, КРОМЕ УКАЗАННОГО ОСОБО)

ПАРАМЕТР	УСЛОВИЯ	ЗНАЧЕНИЕ			ЕДИНИЦЫ ИЗМЕРЕНИЯ
		Min	Typ	Max	
<b>Аудиопараметры</b>					
Уровень шума	V <sub>IN</sub> = GND, полоса частот= 20 kHz		-82		dBu
Перегрузочная способность	Уровень искажений – 1%		+10		dBu
Нелинейные искажения + шум	Только вторая и третья гармоники;				
	A <sub>V</sub> = 0 dB		0.007	0.03	%
	A <sub>V</sub> = -20 dB		0,02		%
	A <sub>V</sub> = 0 dB, однополярное питание +5В		0.035		%
<b>Аналоговый вход</b>					
Входное сопротивление	Любой канал	7	10	15	кОм
<b>Регулировка громкости</b>					
Шаг регулировки			1.0		dB
Ошибка установки уровня относительно того же канала					
	Ослабление канала 0 dB		0.1	1,0	dB
	Ослабление канала -20 dB		0,1		dB
	Ослабление канала -40 dB		0,25		dB
Ошибка установки уровня относительно другого канала (ослабление каналов установлено равным)					
	Ослабление канала 0 dB		0.01	1,0	dB
	Ослабление канала -20 dB		0,04		dB
	Ослабление канала -40 dB		0,4		dB
ОСЛАБЛЕНИЕ СИНАЛА ПРИ ПРИГЛУШЕНИИ (MUTE)			64		dB
<b>Аналоговый выход</b>					
Выходное сопротивление			15		Ом
Выходной ток			500		мкА
Минимальное сопротивление нагрузки	Искажения 1%		4		кОм
Максимальная емкость нагрузки			5000		pF
Смещение нуля	Каналы выключены		50		mV
<b>СИГНАЛЫ УПРАВЛЕНИЯ (ЦИФРОВЫЕ ВХОДЫ)</b>					
Уровень логического «0» на входе				0.8	V
Уровень логической «1» на входе		2.0			V
Входной ток	Входной «0» или «1»		1		мкА
Уровень логического «0» на выходе при вытекающем токе 0,2 мА				0.4	V
Уровень логической «1» на выходе при вытекающем токе 0,2 мА		2.4			V
<b>ОПОРНОЕ НАПРЯЖЕНИЕ АСОМ</b>					
Выходное напряжение	Однополярное питание +10 Вольт	4,7	5,0	5,3	Вольт
Выходное сопротивление			10		Ом
Изменение под нагрузкой	-0.5 mA ≤ I <sub>L</sub> ≤ +0.5 mA		0.2		%
<b>ИСТОЧНИК ПИТАНИЯ</b>					
Диапазон питающих напряжений					
	VS	Однополярное	+10	+20	V
		Однополярное	+8.5	+20	V
	V+, V-	Двуполярное	± 5	±10	V
		Двуполярное	±4.25	±10	V
Потребляемый ток		Без нагрузки	20	28	mA

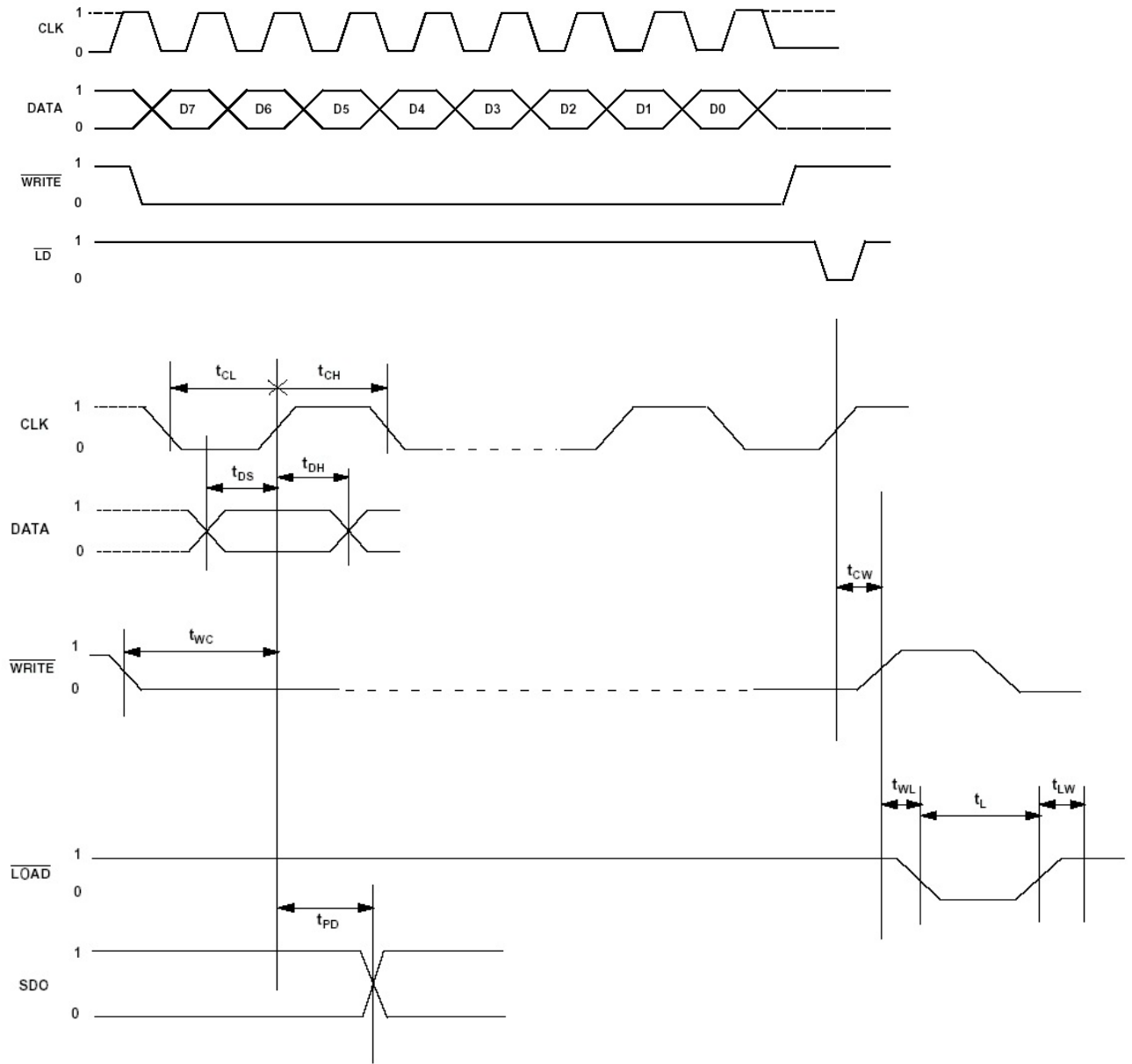
## ВРЕМЕННЫЕ ХАРАКТЕРИСТИКИ ПОРТА УПРАВЛЕНИЯ

СИМВОЛ	ОПИСАНИЕ	ЗНАЧЕНИЕ			ЕДИНИЦЫ ИЗМЕРЕНИЯ
		МИН	ТИП	МАКС	
t <sub>CL</sub>	Длительность импульса низкого уровня сигнала Clock	50			ns
t <sub>CH</sub>	Длительность импульса высокого уровня сигнала Clock	50			ns
t <sub>DS</sub>	Время установления данных	25			ns
t <sub>DH</sub>	Время удержания данных	35			ns
t <sub>CW</sub>	От положительного фронта CLK до окончания Write	25			ns
t <sub>WC</sub>	Время от начала импульса Write до установления Clock	35			ns
t <sub>LW</sub>	От окончания импульса Load до следующего Write	20			ns
t <sub>WL</sub>	От окончания импульса Write до старта Load	20			ns
t <sub>L</sub>	Длительность импульса Load	250			ns
t <sub>W3</sub>	Длительность импульса Load (3-проводный режим)	250			ns
t <sub>PD</sub>	Задержка передачи данных на вывод SDO (R <sub>L</sub> = 220 кΩ, C <sub>L</sub> = 20 пФ)	10	80	160	ns

## ПРИМЕЧАНИЯ

1. В отсутствие управления сигнал stroba CLK может иметь как высокий (CLK-HI) так и низкий (CLK-LO) уровень. Данные в регистре защелкиваются по фронту импульса CLK.
2. Для работы микросхемы в трехпроводном режиме управления выходы WRITE и LD соединяются вместе. (При этом сигнал записи - load генерируется внутренней схемой управления ИМС автоматически).
3. Если в отсутствие управления на входе CLK высокий уровень, t<sub>CW</sub> и измеряются от последнего спада импульса до дежурного состояния.
4. Первый байт данных указывает адрес (старший бит – 7 – равен «1»), последующий байт (старший бит – 7 – равен «0») устанавливает ослабление. Более подробно описано в таблице истинности адресов и данных.
5. Данные должны передаваться старшим битом (MSB) вперед .

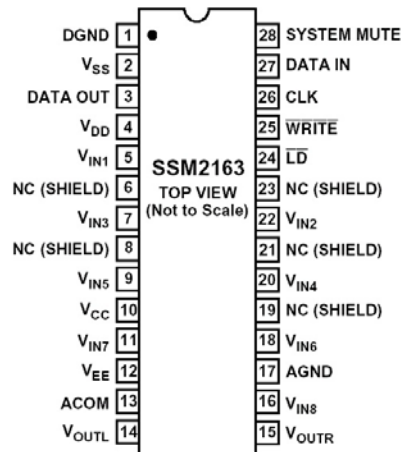
**ВРЕМЕННЫЕ ДИАГРАММЫ ПОРТА УПРАВЛЕНИЯ**



## НАЗНАЧЕНИЕ ВЫВОДОВ SSM2163

№ контакта	Наименование	Функция
1	DGND	Цифровая земля.
2	V <sub>SS</sub>	Отрицательный источник питания цифровой части.
3	DATA OUT	Последовательный выход данных, стробированный фронтом тактового импульса. Вывод DATA OUT подключается к выводу DATA IN следующей SSM2163 при каскадировании.
4	V <sub>DD</sub>	Положительный источник питания цифровой части.
5	V <sub>IN1</sub>	Аудиовход 1.
6	NC (Shield)	Заземление. Подключается на землю для снижения переходных искажений.
7	V <sub>IN3</sub>	Аудиовход 3.
8	NC (Shield)	Заземление. Подключается на землю для снижения переходных искажений.
9	V <sub>IN5</sub>	Аудиовход 5.
10	V <sub>CC</sub>	Положительный источник питания аналоговой части.
11	V <sub>IN7</sub>	Аудиовход 7.
12	V <sub>EE</sub>	Отрицательный источник питания аналоговой части.
13	ACOM	Выход внутреннего источника опорного напряжения для аудиоцепей, получаемый от буферированного делителя напряжений V+ и V-. Используется в качестве «виртуальной» земли для внешних цепей при работе от однополярного источника питания.
14	V <sub>OUTL</sub>	Аудиовыход левого канала
15	V <sub>OUTR</sub>	Аудиовыход правого канала
16	V <sub>IN8</sub>	Аудиовход 8
17	AGND	Аналоговая земля.
18	V <sub>IN6</sub>	Аудиовход 6
19	NC (Shield)	Заземление. Подключается на землю для снижения переходных искажений.
20	V <sub>IN4</sub>	Аудиовход 4
21	NC (Shield)	Заземление. Подключается на землю для снижения переходных искажений.
22	V <sub>IN2</sub>	Аудиовход 2
23	NC (Shield)	Заземление. Подключается на землю для снижения переходных искажений.
24	LD	Запись данных.
25	WRITE	Загрузка данных.
26	CLK	Вход строба данных .
27	DATA IN	Вход данных. Синхронизируется фронтом импульса CLK.
28	SYSTEM MUTE	Выключает все восемь входов, на выходах при этом сигнал отсутствует. Состояние регистров (коммутация и уровни) при этом не меняется. Логическая «единица»: Выходы отключены Логический «ноль»: Нормальная работа

## РАСПОЛОЖЕНИЕ КОНТАКТОВ



## ТАБЛИЦА ИСТИННОСТИ

ВЫБОР	ПЕРВЫЙ БАЙТ								ВТОРОЙ БАЙТ							
	1	АДРЕС				ДАННЫЕ				1	ДАННЫЕ					
Входной Канал 1		1	X	X	L	R	0	0	0		0	X				
Входной Канал 2	1	X	X	L	R	0	0	1	0	X						
Входной Канал 3	1	X	X	L	R	0	1	0	0	X						
Входной Канал 4	1	X	X	L	R	0	1	1	0	X						
Входной Канал 5	1	X	X	L	R	1	0	0	0	X						
Входной Канал 6	1	X	X	L	R	1	0	1	0	X						
Входной Канал 7	1	X	X	L	R	1	1	0	0	X						
Входной Канал 8	1	X	X	L	R	1	1	1	0	X						
		MSB							LSB	MSB						LSB

L- «1» - разрешает подачу сигнала соответствующего входа на выход левого канала. «0» - запрещает.

R-«1» - разрешает подачу сигнала соответствующего входа на выход правого канала. «0» - запрещает.

X- Не важно

**Выделено серым** – данные

«1» в MSB первого байта означает, что данный байт содержит адрес

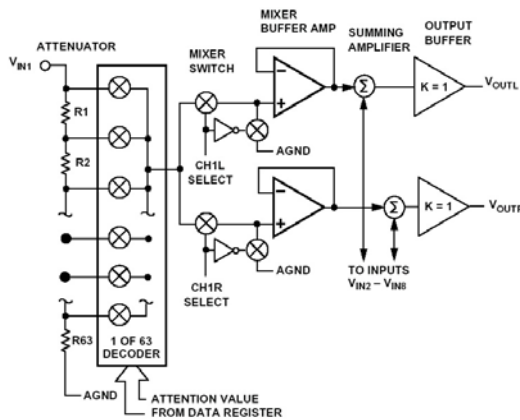
«0» в MSB второго байта означает, что данный байт содержит данные

ДАННЫЕ (Двоичные)						ОСЛАБЛЕНИЕ
0	0	0	0	0	0	0дБ
0	0	0	0	0	1	-1 дБ
0	0	0	0	1	0	-2 дБ
-	-	-	-	-	-	-
-	-	-	-	-	-	-
-	-	-	-	-	-	-
1	1	1	1	0	1	-61 дБ
1	1	1	1	1	0	-62 дБ
1	1	1	1	1	1	-63 дБ

## ТЕОРИЯ РАБОТЫ МИКРОСХЕМЫ

Микросхема SSM2163 является микшером восьми аналоговых входов на два выхода, а также аттенуатором.

### АНАЛОГОВАЯ ЧАСТЬ



Путь прохождения аналогового сигнала показан на рисунке. Каждый из входов имеет входное сопротивление 10 кОм. Каждый вход является управляемым «по цифре» потенциометром с сопротивлением 10 кОм. Входное сопротивление микросхемы остается постоянным во всем диапазоне регулирования. Исходя из этого, источникам сигнала, подключенным к SSM2163, не приходится работать на комплексную или изменяющуюся нагрузку. После входного аттенуатора сигнал попадает на входы коммутаторов левого и правого каналов. Каждый канал имеет свой собственный коммутатор и выходной буфер. Сигналы всех включенных каналов суммируются на суммирующем усилителе соответствующего канала. Если включены коммутаторы обоих каналов, сигнал будет подан на оба выхода. Выход буферного

### ЦИФРОВАЯ ЧАСТЬ

суммирующего усилителя может выдать в нагрузку ток до  $\pm 500 \mu\text{A}$ .

Цифровая часть микросхемы содержит два банка по 8 регистров с последовательным интерфейсом. Один банк регистров хранит информацию о подключении каждого входа к левому и правому выходам. Второй банк – индивидуальное для каждого входа значение аттенуатора. При управлении внешний микропроцессор первым байтом указывает регистр требуемого входа и режим его подключения к правому и левому выходам. Во втором байте передается 6-битное значение аттенуатора. Если есть необходимость передать последовательность значений аттенуатора в регистр одного канала (например, при регулировании панорамы), достаточно послать байт с адресом только первый раз.

### ВХОДЫ ПОСЛЕДОВАТЕЛЬНЫХ ДАННЫХ

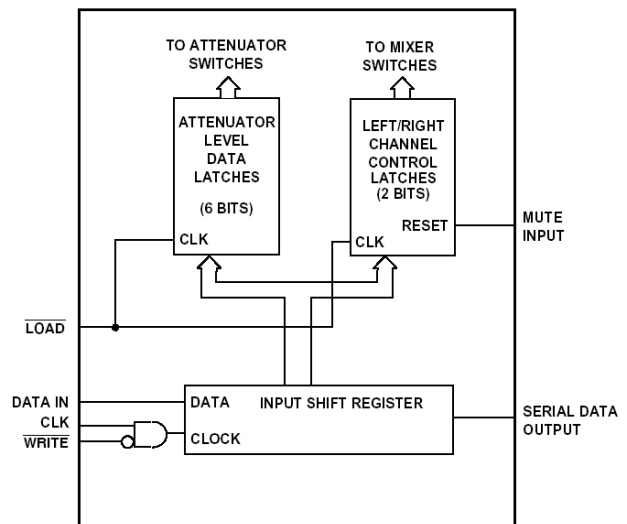
Микросхема предоставляет простой трех- или четырехпроводный интерфейс стандарта SPI для управления. Данные подаются на вход DATA IN и синхронизируются сигналом CLK. Данные могут подаваться с частотой до 1 МГц.

Запись данных в регистр разрешается низким уровнем на входе WRITE. Однако, данные из входного сдвигового регистра не передаются во внутренние банки микросхемы до тех пор, пока не будет получен фронт на входе LOAD. В большинстве случаев входы WRITE и LOAD можно соединить вместе, получив при этом стандартный трехпроводный интерфейс. Для передачи данных в SSM2163 на входы WRITE и LOAD подается низкий уровень. Данные со входа DATA IN по фронту сигнала CLK записываются в сдвиговый регистр. По нарастанию сигнала на входах WRITE и LOAD данные передаются в банки микросхемы.

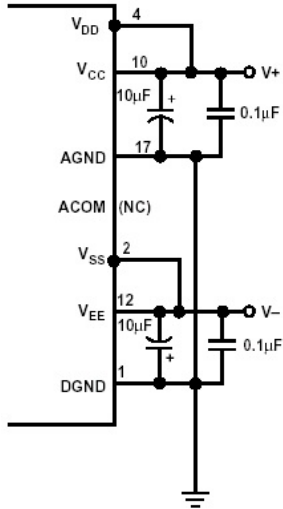
### ВХОД MUTE

Сигнал MUTE является входом аппаратного выключения выходов. Активный уровень на этом выводе – высокий. Сигнал на него можно подавать как с микропроцессора, например во время старта системы, так и в любое другое время. Использование функции отключения выходов при помощи высокого уровня на данном выводе не меняет содержимого внутренних регистров микросхемы.

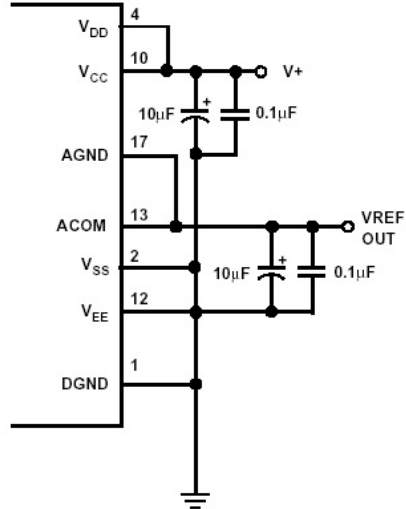
Путь прохождения аналогового сигнала показан на рисунке. Каждый из входов имеет входное сопротивление 10 кОм. Каждый вход является управляемым «по цифре» потенциометром с сопротивлением 10 кОм. Входное сопротивление микросхемы остается постоянным во всем диапазоне регулирования. Исходя из этого, источникам сигнала, подключенным к SSM2163, не приходится работать на комплексную или изменяющуюся нагрузку. После входного аттенуатора сигнал попадает на входы коммутаторов левого и правого каналов. Каждый канал имеет свой собственный коммутатор и выходной буфер. Сигналы всех включенных каналов суммируются на суммирующем усилителе соответствующего канала. Если включены коммутаторы обоих каналов, сигнал будет подан на оба выхода. Выход буферного



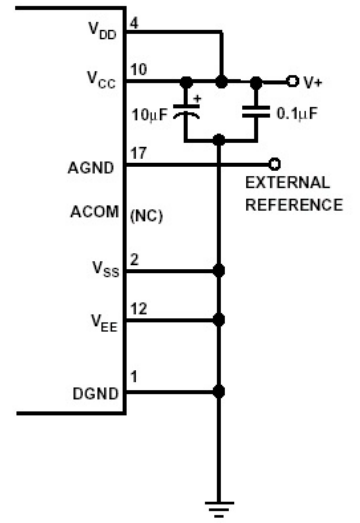
СХЕМЫ ВКЛЮЧЕНИЯ



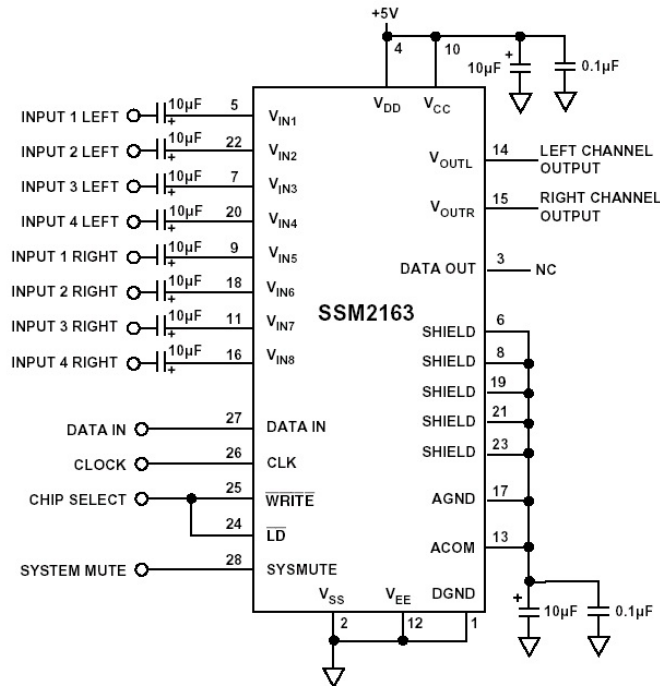
ИСПОЛЬЗОВАНИЕ ДВУХПОЛЯРНОГО ИСТОЧНИКА ПИТАНИЯ



ИСПОЛЬЗОВАНИЕ ОДНОПОЛЯРНОГО ИСТОЧНИКА ПИТАНИЯ



ИСПОЛЬЗОВАНИЕ ОДНОПОЛЯРНОГО ИСТОЧНИКА ПИТАНИЯ И ВНЕШНЕГО ИСТОЧНИКА НАПРЯЖЕНИЯ СМЕЩЕНИЯ



ТИПОВАЯ СХЕМА ВКЛЮЧЕНИЯ